



**DISEÑO DE UN MÓDULO DE ADQUISICIÓN DE POTENCIAL ELÉCTRICO CARDIACO  
ECG DE BAJO COSTO**

**JAIRO ABDIAS PARDO OSPINA  
RICARDO ANDRÉS TEJEDOR RESTREPO**

**UNIVERSIDAD DE LOS LLANOS  
FACULTAD DE CIENCIAS BÁSICAS E INGENIERÍA  
ESCUELA DE INGENIERÍA  
PROGRAMA DE INGENIERÍA ELECTRÓNICA  
VILLAVICENCIO, COLOMBIA**

**2019**

**DISEÑO DE UN MODULO DE ADQUISICIÓN DE POTENCIAL ELÉCTRICO CARDIACO  
ECG DE BAJO COSTO**

**JAIRO ABDÍAS PARDO OSPINA  
RICARDO ANDRÉS TEJEDOR RESTREPO**

**TRABAJO DE GRADO PRESENTADO COMO REQUISITO PARCIAL PARA OPTAR AL  
TÍTULO DE INGENIERO ELECTRÓNICO.**

**DIRECTOR:**

**ING. JUAN FAJARDO BARRERO**

**INGENIERO DE SISTEMAS, ESPECIALISTA EN CONSTRUCCIÓN DE SOFTWARE  
PARA REDES, MÁSTER EN INFORMÁTICA.**

**CODIRECTOR:**

**ING. IVAN DARIO DUARTE BRITO**

**MÁSTER EN RADAR. TECNOLOGÍAS, EQUIPOS Y DISEÑO DE SISTEMAS**

**ING. I+D+I SENSOR ES - CODALTEC**

**UNIVERSIDAD DE LOS LLANOS  
FACULTAD DE CIENCIAS BÁSICAS E INGENIERÍA  
ESCUELA DE INGENIERÍA  
PROGRAMA DE INGENIERÍA ELECTRÓNICA  
VILLAVICENCIO, COLOMBIA**

**2019**

## Dedicatoria

Dedico este trabajo a mi Mama, Papa y Hermana la cuales son los pilares más fuertes que he tenido en el camino educativo, también a los demás familiares, amigos y compañeros porque también ellos han aportado conocimiento.

Ricardo Andres Tejedor Restrepo.

A mi madre y padre quienes me otorgaron todo para completar este proceso y la fuerza para completar mi proceso académico, a mi hermano por su apoyo, a mis amigos que me han acompañado desde siempre.

Jairo Abdias Pardo Ospina.

## Agradecimientos

Los autores agradecemos a la universidad de los llanos, por otorgarnos el espacio y conocimiento para cumplir nuestras metas académicas, especialmente a todos los docentes quienes dedicaron su tiempo, experiencia y conocimiento durante toda nuestra carrera.

Al ingeniero Juan Fajardo Barrero por darnos la oportunidad participar en un proyecto de maestría afines con nuestra profundización en bio ingeniería el cual fortaleció el conocimiento en esa área.

Al ingeniero Iván Duarte Brito por todo su acompañamiento durante el proyecto mejorando nuestras habilidades y conocimiento como ingenieros, sin su ayuda este proyecto no hubiese sido posible.

A nuestros familiares por guiarnos y apoyarnos durante todo este proceso académico, y gracias por no permitirnos desistir y poder superar cada obstáculo encontrado en el camino.

## Índice de contenidos:

	Pág.
RESUMEN.....	10
INTRODUCCIÓN.....	11
1. PLANTEAMIENTO DEL PROBLEMA.....	13
2. OBJETIVOS.....	14
3. JUSTIFICACIÓN.....	15
4. MARCO REFERENCIAL.....	16
4.1. Anatomía y fisiología del corazón:.....	16
4.2. Potencial cardiaco:.....	16
4.3. Relación de potencial cardiaco con ECG:.....	17
4.3.1. Descripción del ECG: .....	17
4.4. Derivaciones cardiacas:.....	19
4.4.1. Plano frontal:.....	19
4.4.2. Plano horizontal:.....	20
4.5. Captación del potencial cardiaco:.....	21
4.5.1. Electrodo:.....	21
4.6. Amplificación de instrumentación:.....	21
4.7. Señales que afectan ECG: .....	21
4.8. Filtrado: .....	22
4.8.1. Modelos de matemáticas para el desarrollo de filtros: .....	23
4.8.2. Tipos de topologías: .....	24
4.9. Normativa de diseño:.....	25
4.10. Digitalización y muestreo: .....	25
4.10.1. Conversor análogo digital:.....	25
4.10.2. Muestreo: .....	25
4.11. Comunicación serial:.....	26
4.12. Lenguajes de programación usados:.....	26
5. DISEÑO.....	27
5.1. DE HARDWARE SISTEMA CAPTACIÓN ECG.....	27
5.1.1. Fuente de alimentación: .....	29
5.1.2. Etapa de adquisición y pre - amplificación:.....	29
5.1.3. Etapa de procesamiento de la señal:.....	34

5.1.4.	PCB Sistema LCEKG:.....	56
5.2.	DISEÑO DE SOFTWARE LCEKG .....	61
5.2.1.	Definición de proceso de muestreo:.....	62
5.2.2.	Definición de formato de mensajería: .....	64
5.2.3.	Codificación: .....	64
5.2.4.	Formato de transmisión:.....	65
5.2.5.	Cálculo de derivaciones amplificadas y D3: .....	70
5.2.6.	Código plataforma MBED:.....	70
5.2.7.	Filtrado digital: .....	74
5.2.8.	Interfaz de usuario y visualización: .....	77
6.	PRUEBAS DE EQUIPO IMPLEMENTADO.....	80
6.1.	Pruebas de Hardware:.....	80
6.2.	Pruebas de Software: .....	88
7.	ANÁLISIS DE RESULTADOS. ....	91
8.	CONCLUSIONES.....	94
9.	RECOMENDACIONES .....	96
	REFERENCIAS. ....	97

## Lista de Figuras

	Pág.
Figura 1 Fases del potencial de acción y flujos iónicos principales .....	17
Figura 2 Señal electrocardiográfica;.....	19
Figura 3 Derivaciones del plano frontal bipolares; .....	20
Figura 4 Derivaciones aumentadas del plano frontal; .....	20
Figura 5 Ubicación de los electrodos en el tórax para las derivaciones precordiales; .....	21
Figura 6 Esquema de modelo LCEKG; (a) estructura de hardware (b) estructura de software. ....	29
Figura 7 Esquema integrado LF353; fuente: [25] .....	30
Figura 8 Buffer de conexión; .....	30
Figura 9 Central de Wilson;.....	31
Figura 10 Modulo protección para la pierna derecha; .....	31
Figura 11 Esquema INA128 fabricante Texas instruments;.....	32
Figura 12 Circuito simulado INA128;.....	33
Figura 13 histograma de datos obtenidos de la simulación de ganancia INA128;.....	33
Figura 14 Respuesta en frecuencia de filtros generados en OCTAVE;.....	35
Figura 15 Circuito filtro Akerberg y Mossberg; .....	36
Figura 16 Esquemático de etapa orden 2 de filtro Chebyshev II paso bajo SAB;.....	37
Figura 17 Esquemático de etapa orden 2 de filtro Chebyshev II paso bajo Boctor Notch; Fuente: autores. ...	37
Figura 18 Respuesta en frecuencia Chebyshev II de diferentes topologías simulados en octave; Fuente: autores. ....	38
Figura 19 Circuito Chebyshev I Shallen Key; Fuente: autores. ....	38
Figura 20 Chebyshev tipo I Componentes vs ideal; Fuente: autores. ....	39
Figura 21 Respuesta en frecuencia filtro pasa bajo Chebyshev tipo 2 en LTSPICE tolerancias al 20%; Fuente: Autores.....	39
Figura 22 Respuesta en frecuencia filtro pasa bajo Chebyshev tipo 1 en LTSPICE tolerancias al 20%; Fuente: Autores.....	40
Figura 23 respuesta en frecuencia filtro pasa bajo Chebyshev tipo 2 en LTSPICE; .....	40
Figura 24 respuesta en frecuencia filtro pasa bajo Chebyshev tipo 1 en LTSPICE; .....	41
Figura 25 Histograma de distribución de las frecuencias de corte con tolerancias E192; .....	42
Figura 26 Circuito de una etapa de segundo orden de filtro pasa alto; .....	43
Figura 27 Respuesta en frecuencia filtro pasa alto; .....	44
Figura 28 Histograma de mediciones de frecuencias de corte a -3dB, con la prueba Monte Carlo;.....	45
Figura 29 respuesta normalizada de filtro Notch en dB;.....	46
Figura 30 Filtro rechaza banda modelo Twin T Notch; .....	47
Figura 31 Respuesta del filtro en el rango de tolerancia;.....	48
Figura 32 Comportamiento de filtro Notch usando prueba Montecarlo; .....	49
Figura 33 Proceso de filtrado ejecutado; Fuente: autores.....	49
Figura 34 Proceso de perturbación de la señal de repositorio AAMI_EC; Fuente: autores .....	50
Figura 35 Respuesta en el tiempo simulada en LTSPICE; (a)Señal ECG original; (b)Señal perturbada; (c) Señal del filtro pasa alto; (d) Señal del filtro pasa bajo; (e) Señal del filtro final; Fuente: autores.....	51
Figura 36 transformada rápida de Fourier filtro Notch;.....	52
Figura 37 Respuesta en frecuencia de la etapa de filtrado simulado en LTSPICE modo monte Carlo; Fuente: autores. ....	52
Figura 38 FFT señal; Fuente: Autores. ....	53
Figura 39 Amplificación y ajuste de nivel; .....	54
Figura 40 Conexión regulador de voltaje LM317; .....	54
Figura 41 Esquema de módulo de multiplexación; .....	56

Figura 42 Esquema de ensamble módulo de protección;	58
Figura 43 Esquema de ensamble Modulo de filtrado y acople;	58
Figura 44 esquema PCB amplificadores	59
Figura 45 Modelo 3D EAGLE fusión 360 de placa de filtrado.	59
Figura 46 Modelo 3D EAGLE fusión 360 de placa protección vista superior.	60
Figura 47 Modelo 3D EAGLE fusión 360 de placa protección vista inferior.	60
Figura 48 STM32f402 Núcleo; Fuente: autores.....	62
Figura 49 Pulso de muestreo para señales análogas; Fuente: autores. ....	63
Figura 50 Señales adquiridas por la tarjeta; Fuente: autores.....	63
Figura 51 FFT 100 Hz y de 30 Hz captada por tarjeta; Fuente: autores. ....	63
Figura 52 Duración envío de mensaje y muestreo de la señal;.....	64
Figura 53 Señal codificada visualizada con el analizador lógico; Fuente: Autores. ....	65
Figura 54 Formato de envío de mensaje captado desde el analizador lógico; Fuente: Autores. ....	66
Figura 55 Función principal del programa; Fuente autores.....	66
Figura 56 Función Muestra (); Fuente: autores.....	67
Figura 57 Función leer_buffer (); Fuente autores.....	68
Figura 58 Función leer (); Fuente: autores. ....	69
Figura 59 función muestreo; Fuente: Autores.....	70
Figura 60 Desviación del filtro Notch por capacitancias parasitas; Fuente autores.....	74
Figura 61 Respuesta de los filtros digitales; Fuente : autores. ....	75
Figura 62 respuesta en frecuencia; Fuente : autores. ....	76
Figura 63 Estructura forma directa I; Fuente: [35].....	76
Figura 64 Interfaz de usuario LCEKG; .....	79
Figura 65 Medición de la fuente de alimentación; Fuente: autores.....	80
Figura 66 Circuito de prueba; Fuente: autores. ....	80
Figura 67 Circuito de prueba; Fuente: autores. ....	81
Figura 68 Datos medidos; Fuente: autores. ....	81
Figura 69 Grafica de los datos medidos (circuito Protoboard); Fuente: autores.....	83
Figura 70 Datos medidos placa implementada; Fuente: autores. ....	84
Figura 71 Repuesta del equipo al iniciar; Fuente: autores. ....	85
Figura 72 Señal 0.1Hz adquirida vía osciloscopio; Fuente: autores. ....	86
Figura 73 Señal 40Hz adquirida vía osciloscopio; Fuente: autores. ....	86
Figura 74 Señal 200Hz adquirida vía osciloscopio; Fuente: autores. ....	87
Figura 75 FFT AD8621 vs LCEKG; Fuente: Autores. ....	87
Figura 76 señales adquiridas por la placa LCEKG; Fuente: Autores.....	88
Figura 77 Tarjeta STM32 conectada al PC.....	88
Figura 78 Tren de pulsos adquirido por el analizador lógico. ....	89
Figura 79 Datos obtenidos por los puertos análogos y enviados por mensajería al terminal.....	90
Figura 80 Medición de voltaje en el puerto análogo.....	90
Figura 81 Placas desarrolladas: (a) parte superior de las placas: protección a la izquierda, filtrado a la derecha. (b) parte inferior de las placas: protección a la izquierda, filtrado a la derecha. (c) placa para módulos de amplificación. ....	92
Figura 82 Circuito montado; Fuente: autores. ....	92
Figura 83 Interfaz de visualización ventana de control y derivadas D1-D3. ....	93
Figura 84 Ventana de interfaz de visualización de derivadas amplificadas. ....	93



## Lista de tablas

	Pág.
Tabla 1 Características mas comunes en equipos comerciales .....	27
Tabla 2 Requisitos de Hardware. ....	28
Tabla 3 Propiedades de la fuente conmutada .....	29
Tabla 4 Diferentes ordenes de los filtros según los parámetros de diseño; .....	34
Tabla 5 Lista de componentes Chebyshev inverso orden 8. ....	36
Tabla 6 Lista de componentes Chebyshev inverso orden 8. ....	37
Tabla 7 Lista de componentes Chebyshev I; Fuente: autores. ....	38
Tabla 8 Componentes de filtro pasa alto. ....	43
Tabla 9 Medición de filtro Notch. ....	46
Tabla 10 Valores calculados; Fuente: autores .....	48
Tabla 11 Valores comerciales del filtro.....	48
Tabla 12 Configuración multiplexor .....	55
Tabla 13 Características de la placa; Fuente: autores.....	57
Tabla 14 Reglas de diseño de la placa; Fuente: autores.....	57
Tabla 15 Requisitos para el desarrollo de software. ....	61
Tabla 16 Características de la placa STM32f402 Núcleo; Fuente: autores. ....	62
Tabla 17 Formato de mensaje codificado; Fuente: Autores. ....	65
Tabla 18 Mensajes esperados por el programa; Fuente: autores.....	68
Tabla 19 Lectura de los puertos análogos; Fuente: Autores.....	71
Tabla 20 Filtrado digital de la señal de las derivadas captadas; Fuente: Autores.....	71
Tabla 21 Codificación de las señales; Fuente: Autores.....	71
Tabla 22 Ejecución de envío del mensaje; Fuente: Autores.....	72
Tabla 23 Lectura del puerto serial; Fuente: Autores .....	73
Tabla 24 Coeficiente filtro chebyshev II orden 6 .....	77
Tabla 25 Coeficientes filtro notch 60Hz .....	77
Tabla 26 Código filtro notch implementado en MBED; Fuente: autores.....	77
Tabla 27 datos medidos del filtro; Fuente: autores. ....	81
Tabla 28 Datos medidos de circuito implementado en protoboard. Fuente: autores. ....	<b>¡Error! Marcador no definido.</b>
Tabla 29 Datos medidos placa de filtrado; Fuente: autores.....	83
Tabla 30 Código processing de configuración de velocidad; Fuente: Autores.....	89

## **RESUMEN.**

Este libro aborda el diseño e implementación de un equipo de electrocardiografía de bajo costo para monitoreo de señales cardíacas; el proceso de desarrollo de este proyecto, inicio con la identificación de equipos de electrocardiología en el mercado, sus características funcionales y costos, luego a partir de los datos obtenidos se definió una serie de requisitos funcionales para que las características del equipo diseñado estén dentro de estos parámetros.

Dado los requisitos identificados se concluyó necesario el estudio del diseño de filtros activos usados para mitigar el efecto de las interferencias sobre señales provenientes del corazón; por eso, se analizaron diferentes topologías usadas en la realización de los filtros, tales como: Shallen Key, SAB, Boctor Notch, Twin T Notch y el modelo Akerberg. Se evaluó el efecto de la variación del valor nominal de los componentes dentro de un rango de tolerancia; sobre la respuesta del filtro, para tener una idea aproximada de los casos más críticos producido por variación en los componentes.

En base a lo investigado, se desarrolló el hardware para la adquisición del potencial cardíaco; para la captura de las señales analógicas, se requirió de tres etapas las cuales son: adquisición; donde el voltaje es captado mediante electrodos superficiales y amplificado para pasar a la fase de procesamiento; aquí la señal es filtrada para eliminar ruidos que afecten la calidad de información, y finalmente se tiene la adecuación donde el nivel de la señal es fijado y limitado para poder ingresar al puerto análogo de un microcontrolador.

La información recibida desde la placa de captación, ingresa al microcontrolador ARM Córtez M4 sobre la placa de desarrollo STM32f403 NÚCLEO donde el software implementado captura la señal ya procesada para ser transferido a un ordenador, al momento de digitalizar la señal requirió de una adecuada temporización para el muestreo de la misma. La información digitalizada es transmitida desde el microcontrolador usando un formato de mensajería implementado para para la comunicación usuario-tarjeta, donde el usuario puede ver la información adquirida en una interfaz gráfica implementada en Processing3.

**Palabras claves:** electrocardiografía, topología de filtros, Boctor Notch, SAB, requisitos funcionales, mensajería, protocolos.

## ***ABSTRACT***

This book deals with the design and implementation of a low-cost electrocardiography equipment for cardiac signal monitoring; The development process of this project, beginning with the identification of electrocardiology equipment in the market, its functional characteristics and costs, then from the data obtained a series of functional requirements were defined so that the characteristics of the designed equipment are within these parameters.

Given the requirements identified, it was necessary to study the design of active filters used to mitigate the effect of interference on signals from the heart; Therefore, different topologies used in the realization of the filters were analyzed, such as: Shallen Key, SAB, Boctor Notch, Twin T Notch and the Akerberg model. The effect of the variation of the nominal value of the components within a tolerance range was evaluated; on the response of the filter, to have an approximate idea of the most critical cases produced by variation in the components.

Based on what was investigated, the hardware for the acquisition of cardiac potential was developed; for the capture of the analog signals, three stages were required which are: acquisition; where the voltage is captured by surface electrodes and amplified to enter the processing phase; Here the signal is filtered to eliminate noises that affect the quality of information, and finally there is the adaptation where the level of the signal is set and limited to be able to enter the analog port of a microcontroller.

The information received from the feedback plate, enters the ARM Cortex M4 microcontroller on the STM32f403 NUCLEO development board where the implemented software captures the signal already processed to be transferred to a computer, at the time of digitizing the signal required an adequate timing for Sampling it. The digitized information is transmitted from the microcontroller using a messaging format implemented for the user-card communication, where the user can see the information acquired in a graphical interface implemented in Processing3.

Keywords: electrocardiography, filter topology, Boctor Notch, SAB, functional requirements, messaging, protocols.

## ***INTRODUCCIÓN.***

En la actualidad, los avances en la tecnología en equipos existentes buscan: la miniaturización, gestión de la energía, optimización de procesos y la reducción de costos de producción, sin sacrificar características funcionales, es así, que este proyecto se orienta al último mencionado, buscando crear un equipo de captación de potencial cardiaco de bajo costo. Para lograr esto se revisaron diferentes tipos de filtros usados en el procesamiento de señales ECG, además de reducir la cantidad de componentes requeridos multiplexando las etapas de filtrado.

Para poder captar el potencial cardiaco, se diseñó e implementó una placa electrónica capaz de filtrar y adecuar la señal proveniente de la persona conectada; durante el diseño de la placa electrónica se evaluó el efecto de la desviación causada en las frecuencias de corte por los diferentes elementos pasivos usados dentro del circuito. Una vez verificado el funcionamiento del filtro se adecuo la señal para ingresar a un microcontrolador el cual durante cada periodo de muestreo adquiere las ocho señales provenientes del paciente; donde son ordenadas dentro de un formato de mensajería para ser entregada a un ordenador, transmitido por puerto serial; dicha mensajería permite al usuario controlar la cantidad de señales que se visualiza y envío de la información.

## **1. PLANTEAMIENTO DEL PROBLEMA.**

Según datos de la OMS, las enfermedades cardiovasculares, en conjunto con el cáncer y la diabetes son las principales causas de muerte en el mundo a raíz de enfermedades no transmisibles (ENT), causando el 68% de las muertes registradas en 2014; En Colombia según el observatorio nacional de la salud, entre 1998 y 2011, las muertes por enfermedades cardiovasculares (ECV) correspondieron al 16.3% del total de muertes registradas [1] [2]. Esta tasa de muertes podría verse disminuida con el diagnóstico y prevención temprana, sin embargo, de acuerdo con el ministerio de salud, solo los hospitales de nivel III y IV cuentan con equipos de diagnóstico y personal especializado en estas áreas [3]. En el caso particular del departamento del Meta solo existen hospitales de este nivel asistencial ubicados en los municipios de Villavicencio y Granada, haciendo que el diagnóstico y prevención de ECV en provincias alejadas de estas urbes sea de muy bajo impacto.

¿Es viable la implementación del equipo ECG para mejorar el alcance, identificación y seguimiento de enfermedades cardiovasculares en zonas rurales del departamento del Meta?, entonces se propone el estudio para el desarrollo de un equipo de bajo costo de electrocardiografía (LCEKG), con un módulo de mensajería como respuesta a la falencia de atención médica especializada en regiones alejadas del casco urbano.

## **2. OBJETIVOS.**

### **2.1 Objetivo general:**

Diseñar e implementar un dispositivo para la adquisición del potencial eléctrico cardiaco y el diseño de la mensajería usando comunicación serial.

### **2.2 Objetivos específicos:**

- 2.2.1** Realizar el estudio de mercado o de contexto acerca de los posibles equipos con características similares que se ofrecen en la actualidad.
- 2.2.2** Generar documentación específica del sistema LCEKG, arquitectura de hardware, interfaz de mensajería, plan de pruebas funcionales y manual de usuario.
- 2.2.3** Diseñar un módulo para la adquisición de señales biométricas EKG e implementar mensajería de comunicación modulo-PC; captación, filtrado, acople y protección.
- 2.2.4** Implementación del módulo EKG. Implementar software para adquisición, control y comunicaciones del módulo EKG.

### **3. JUSTIFICACIÓN.**

La tasa de mortalidad al 2020 con respecto a enfermedades cardíacas aumentará del 15% al 20%, para el 2030 las cuatro enfermedades crónicas no transmisibles mencionadas en el planteamiento de problema, serán responsables del 75% de las muertes en el mundo [4]. Estas cifras podrían explicarse por múltiples factores que no necesariamente son excluyentes entre sí: por una parte, están las deficiencias en los sistemas de salud, al llevar a cabo acciones de promoción y prevención, o por deficiencias en las intervenciones y los tratamientos basados en la "evidencia" que se puede adquirir mediante exámenes especializados.

Teniendo en cuenta la situación de las regiones más alejadas del departamento del Meta, las cuales no tienen acceso inmediato a jornadas de prevención contra enfermedades cardiovasculares, se plantea este proyecto que tiene como finalidad el desarrollo de un módulo de hardware para la adquisición de señales biomédicas EKG de bajo costo, que pueda ser usado en centros asistenciales de nivel I y II, además de la implementación de mensajería capaz de ser usado para el envío y el análisis, en centros especializados mejorando la calidad de atención en esta clase de centros asistenciales.

## **4. MARCO REFERENCIAL.**

Inicialmente para poder realizar cualquier tipo de actividad que intervenga directamente con el ser humano, se debe realizar una investigación acerca del funcionamiento del sistema a analizar, así como la normativa que rige sobre el tipo de procesos a realizar tal y como se define a continuación.

### **4.1. Anatomía y fisiología del corazón:**

El corazón es el núcleo esencial del sistema circulatorio encargado del proceso de la irrigación de la sangre a lo largo del organismo mediante contracciones, se encuentra ubicado en la región del mediastino derecho entre los pulmones atrás del esternón y frente a la columna vertebral apoyado sobre el diafragma.

El corazón se divide en dos mitades incomunicadas entre si las cuales también se dividen en dos cavidades una superior definidas como aurículas e inferiores llamadas ventrículos cada una controlada por un canal llamada válvula auriculoventricular, la válvula ubicada a la derecha llamada tricúspide e izquierda llamada mitral ambas encargadas de evitar que no fluya sangre en el sentido aurícula – ventrículo. La mitad derecha del corazón contiene sangre pobre en oxígeno proveniente de la vena cava superior e inferior, mientras que la región izquierda contiene sangre rica en oxígeno la cual proviene de las venas pulmonares la cual es controlada por la válvula pulmonar para evitar retroceso de la sangre bombeada, la sangre rica en oxígeno será enviada mediante la arteria aorta a todos los tejidos del cuerpo para ser oxigenados [5].

### **4.2. Potencial cardiaco:**

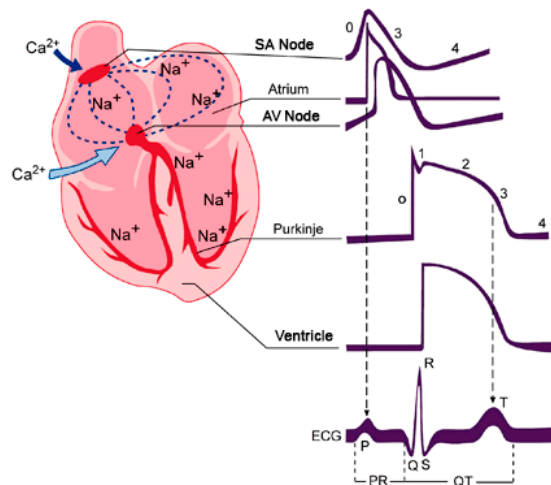
El potencial de acción cardiaco es la respuesta de una célula a un estímulo, las células cardiacas son del tipo de respuesta automática lo cual indica que su comportamiento es diferente al resto de las células del cuerpo siguiendo un comportamiento específico en función del potencial recibido.

La célula en reposo presenta un potencial de -90mV en su membrana, en el exterior presenta una polaridad positiva mientras que en el interior presenta un potencial negativo este potencial es conocido como potencial de membrana en reposo, este potencial es debido al mecanismo **ATP** el cual es una molécula que se encuentra en todos los organismos vivos, constituye la fuente principal de energía para las actividades de la célula gracias a la bomba de sodio potasio encargada de expulsar sodio fuera de la célula. Cuando 3 iones de sodio salen de la célula, 2 iones de potasio entran lo cual provoca que la célula tenga carga negativa [5], el potencial de acción se conforma en cinco fases expuestas a continuación:

- Fase 0 Despolarización rápida: en esta fase un estímulo eléctrico proveniente del sistema nervioso actúa sobre la membrana celular, produciendo el cambio en la permeabilidad de la membrana permitiendo el ingreso de sodio a la célula y dejando el exterior negativo mientras el interior positivo.



- Fase 1 y 2 Repolarización rápida o fase de meseta: corresponde a un ingreso de calcio por los canales lentos de calcio lo cual produce un equilibrio entre calcio y potasio.
- Fase 3 Repolarización rápida: salida rápida del potasio al exterior de la célula mientras se reduce el paso de calcio regresando al estado de reposo.
- Fase 4 Fase de reposo: en esta fase se produce una despolarización lenta debido a la entrada de calcio y potasio sin necesidad de estímulo.



*Figura 1 Fases del potencial de acción y flujos iónicos principales*

*Fuente: [6]*

Durante las fases 0-3 la célula es refractaria a la inicialización debido a la inactividad de los canales esto es conocido como periodo refractario efectivo y un mecanismo de protección para evitar despolarización en momentos inadecuados lo que permite al corazón el tiempo necesario para llenarse y expulsar sangre.

Cuando la célula alcanza los  $-60\text{mV}$  inicia la fase de despolarización rápida y todo el procedimiento automático de la célula [7].

### **4.3. Relación de potencial cardíaco con ECG:**

La técnica de electrocardiografía ECG es el proceso donde se estudia el comportamiento del potencial cardíaco en el tiempo, teniendo en cuenta la relación existente entre cada potencial y la fisiología del corazón como se mencionó previamente, generalmente el análisis para diagnóstico cardíaco se basa en función de un ECG estándar de una persona que no presenta problemas cardíacos [8].

#### **4.3.1. Descripción del ECG:**

El periodo de la señal ECG consta de la onda P el complejo QRS, la onda T y la onda U la cual no es detectada en todas las personas.

**Onda P:**

La onda P corresponde a la despolarización auricular, esta es el resultado de la despolarización en la región auricular derecha en superposición de la izquierda que indica el final de la onda P, la repolarización de la onda T no es visible debido al inicio de la despolarización en el complejo QRS, la duración de la onda en una persona no debe superar los 0.11 segundos para adultos y 0.07-0.09 en niños y un máximo de 0.25 mV.

**Segmento P-R:**

Este segmento es el periodo desde el inicio de la onda P hasta el inicio del complejo QRS este complejo representa el paso de la señal eléctrica del nodo auriculoventricular hasta el haz de His donde se da un retardo de conducción generalmente tarda 0.1s.

**Intervalo P-R:**

Representa el transcurso de la señal desde el nodo sinusal hasta las fibras musculares ventriculares y su duración se da entre los 0.12s y 0.21s en función de la frecuencia cardiaca sobre los vasos sanguíneos sirviendo como indicador de falencias en el la circulación de sangre causadas por densidad.

**Complejo QRS:**

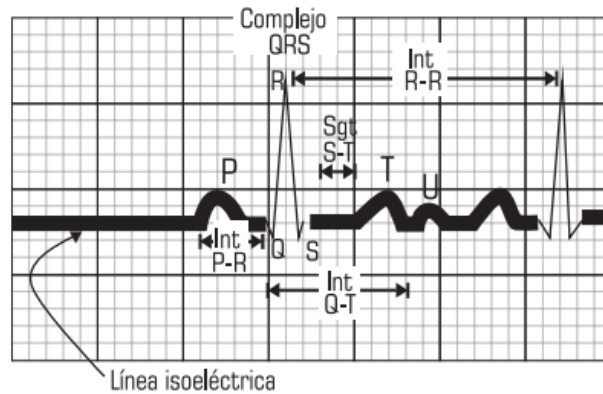
Este complejo representa la despolarización ventricular lo que indica la contracción de ambas zonas derecha e izquierda, este proceso como se nota en la gráfica consta de una mayor amplitud lo cual traduce en mayor esfuerzo muscular por parte del órgano, la duración de un complejo QRS normal se encuentra entre 80 y un máximo de 110 milisegundos.

**Onda T:**

Esta representa la repolarización de los ventrículos, durante el complejo QRS también ocurre la repolarización auricular pero debido a la complejidad de este no puede ser visualizado de forma normal requiriendo de análisis específico para este punto, el proceso de la onda T tarda aproximada 20 milisegundos y un máximo de voltaje alrededor 0.2 a 0.3 mV.

**Onda U:**

esta señal representa la repolarización de las fibras Purkinje y el punto final donde inicia de nuevo el ciclo cardiaco este indicador no es visible en todas las personas dado que depende del tamaño de las cavidades cardiacas [9].



*Figura 2 Señal electrocardiográfica;  
Fuente: [10]*

#### **4.4. Derivaciones cardiacas:**

Las derivaciones electrocardiográficas son los diferentes registros de la actividad del corazón lo cual se obtiene mediante una serie de electrodos, las diferentes derivaciones se dividen en dos tipos monopares y bipares la primera es la diferencia de potencial entre un electrodo y otro ubicado en un punto llamado centro eléctrico, las segundas son la diferencia entre dos puntos del cuerpo, las derivaciones registradas se avalúan desde un plano vertical y uno horizontal.

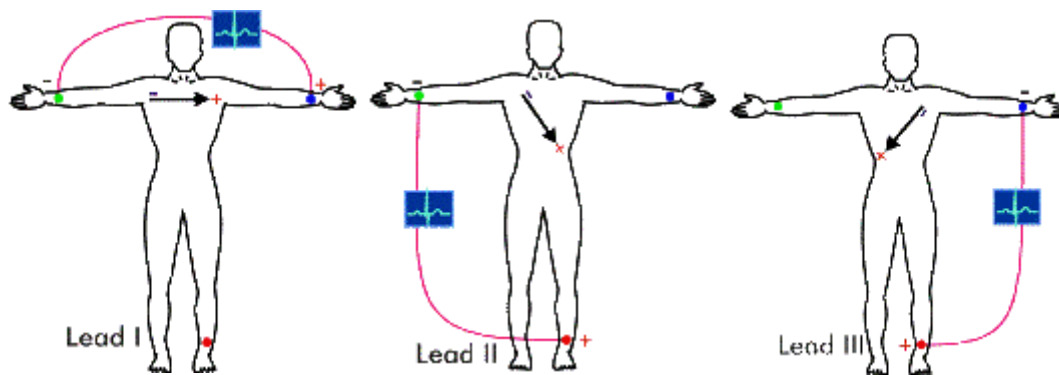
##### **4.4.1. Plano frontal:**

Las derivaciones del plano frontal son aquellas que se muestran al ver al paciente desde un corte superior visto de frente, en este plano se encuentran las derivaciones bipares D1, D2 y D3, así como las unipares amplificadas aVL, aVR y aVF, la ubicación en este plano se realiza por una circunferencia dividida en el medio donde la parte inferior es de ángulos positivos e inferior positiva tomando como punto 0 grados el lado derecho visto por el intérprete [6].

D1: se obtiene a partir de los electrodos ubicados en los brazos derecho e izquierdo siendo el primero el que obtienen el potencial negativo y el segundo el positivo.

D2: se obtiene a partir de los electrodos ubicados en la pierna izquierda y brazo derecho, con la pierna como potencial positivo y el brazo como negativo.

D3: se obtiene a partir de los electrodos ubicados en la pierna izquierda y brazo izquierdo, con la pierna como potencial positivo y el brazo como negativo.



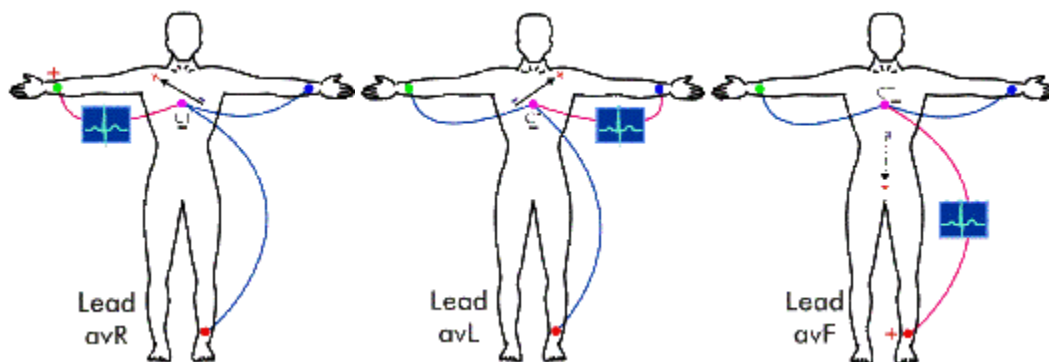
*Figura 3 Derivaciones del plano frontal bipolares;*

*Fuente: [11].*

aVR: muestra la diferencia de potencial entre el brazo derecho y un punto medio formado entre brazo izquierdo y pierna izquierda.

aVL: muestra la diferencia de potencial entre el brazo izquierdo y un punto medio formado entre brazo derecho y pierna izquierda.

aVF: muestra la diferencia de potencial entre pierna izquierda con un punto medio entre ambos brazos.

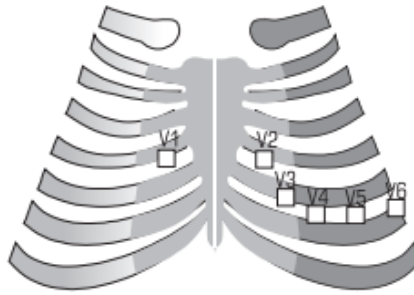


*Figura 4 Derivaciones aumentadas del plano frontal;*

*Fuente: [11].*

#### **4.4.2. Plano horizontal:**

El plano horizontal se toma como el que se forma de realizar un corte en el medio visto desde arriba, en este se encuentran las 6 derivaciones monopolares precordiales V1-V6 tomadas en el tórax cada una de las derivaciones se miden respecto a un punto llamado central de Winston, formado por la unión entre brazos y la pierna izquierda Figura 5.



*Figura 5 Ubicación de los electrodos en el tórax para las derivaciones precordiales;  
Fuente: [10].*

#### **4.5. Captación del potencial cardiaco:**

##### **4.5.1. Electrodo:**

Es el transductor encargado de convertir la corriente iónica de la superficie de la piel en corriente eléctrica, este tipo de conexión es conocida como oxido-reducción, sucede cuando un cuerpo metálico entra en contacto con un electrolito, los iones del metal y el electrolito se combinan esto es llamado “**potencial de media o celda de potencial**” cuando no circula corriente por el electrodo.

Una vez obtenido el potencial cardiaco mediante electrodos, la norma **AAMI\_EC11**; propone que la conexión de estos a la etapa de amplificación, cuente con un cable con apantallamiento, para la protección contra corrientes parasitas, que afecten la calidad y veracidad de la información, dada su baja frecuencia.

Por la escala de voltaje de la señal adquirida se requiere de una amplificación previa para su procesamiento.

#### **4.6. Amplificación de instrumentación:**

El uso de amplificadores de instrumentación en equipos médicos siempre resulta útil debido al alto rechazo en modo común, ofrecido por este tipo de configuraciones ofreciendo cierto filtrado a altas frecuencias de igual manera la escala de los voltajes en los **mV** de la señal ECG. El CMRR es muy importante en aquellas aplicaciones donde la información se encuentra contenida entre un voltaje diferencial [12].

#### **4.7. Señales que afectan ECG:**

Normalmente en el proceso de captación de biopotenciales se hace uso de filtros, para eliminar componentes no deseadas dentro de la señal y facilitar el análisis de la señal o evitar malos entendidos por interferencias, las señales que comúnmente se también están cercanas a las del potencial cardiaco son:

**Temblor muscular:** Es una señal generada por respuestas involuntarias causante de variaciones en la línea base de micro voltios estas se ven usualmente como quiebres transitorios en la señal adquirida, tarda alrededor de 50ms y su componente se encuentra en DC a 1000Hz.

**Desplazamiento de la línea base y modulación con respiración:** esta componente puede ser vista como una modulación senoidal en la línea base del ECG y hace variar la señal en un 15%, su frecuencia es de 0.15-0.3Hz esta señal requiere de cuidado debido al efecto sobre información importante del ECG.

**Interferencias por línea de potencia:** si se hace uso de la red eléctrica en la alimentación del sistema existirá una componente con respecto a la frecuencia línea 60Hz y sus armónicos, esta componente se elimina generalmente para poder evitar confusiones en la etapa de repolarización de la componente T puesto que su inicio es cercano a este punto.

**Artefactos y movimientos:** estos son cambios transitorios en el ECG debido a los cambios en la impedancia de electrodo y piel causado por movimiento en los componentes o el paciente, debido a la rapidez y la baja periodicidad de este tipo de situaciones son definidas como componentes de alta frecuencia con ciclo útil corto

**Electrobisturí (situacional):** esta es representada generalmente como una gran cantidad de señales sinusoides con frecuencias aproximadas entre 100-900Hz y puede afectar en gran medida la señal ECG, por lo cual se debe tener en cuenta al momento de usar un equipo si es adecuado operar en esta condición [13].

#### **4.8. Filtrado:**

En consecuencia, a el ruido que afecta la señal ECG se debe aplicar una etapa de filtrado para la señal, un filtro es un elemento capaz de eliminar frecuencias no deseadas en una señal eléctrica y generalmente se clasifican de 4 formas: pasa bajas, pasa altas, pasa banda y rechaza banda.

Al momento de implementar un filtro puede ser implementado de forma analógica o digital, los filtros análogos a su vez se dividen en dos formas activos y pasivos, los filtros pasivos mediante el uso de capacitores, resistencias e inductores realizan el proceso de filtrado aprovechando el comportamiento de almacenamiento de energía de los capacitores, la implementación activa en cambio elimina el uso de inductores con el fin de permitir disminuir costos y mejor respuesta etapas de filtrado [14]. En el proyecto se opta por desarrollar filtros análogos para el tratamiento de las señales ECG para no ejecutar procesamiento relacionado a ruido ajeno de la señal como en el caso de [15], donde el tratamiento de filtros digitales es usado para la detección de los segmentos de la señal y no para eliminar ruido ingresado en esta, este tipo de tratamiento generalmente está más orientado a el diagnostico.

Los filtros se caracterizan por una función de transferencia la cual es la relación entre una entrada y una salida, aprovechando la capacidad de realimentación de los amplificadores operacionales.

*Ecuación 1 modelo funcion de transferencia; Fuente: [16].*

$$H(s) = \frac{ent(s)}{sal(s)}$$

La forma ideal de un filtro, con una banda de paso plana, caída instantánea en la frecuencia de corte y atenuación infinita, estas características son imposibles dado la causalidad de los sistemas continuos; existen diferentes tipos de modelos matemáticos de función de transferencia que permiten acercarse a ese modelo ideal [16].

#### 4.8.1. Modelos de matemáticos para el desarrollo de filtros:

**Función Butterworth:** El filtro Butterworth es el que tiene un comportamiento más próximo a un filtro ideal Ecuación 3, por su respuesta en la banda de paso y rechazo por esta razón es llamado a veces como función máxima plana, esta respuesta casi ideal se logra a cambio de una en la banda de transición menos abrupta, este comportamiento generalmente apreciado en los filtros pasa bajas se debe a la similitud con la respuesta similar a un filtro pasa bajas ideal. [16]

*Ecuación 2 Función transferencia modelo Butterworth; Fuente: [17].*

$$|H(j\omega)| = \frac{H_0^2}{1 + (\frac{\omega}{\omega_p})^{2N}}$$

Respuesta Butterworth donde.

$\omega$ : es la frecuencia analógica compleja  $|j\omega|$

$N$ : es el orden de la función del filtro

$\omega_p$ : es la frecuencia de corte a -3dB debajo de la banda de paso

$H_0^2$ : es el factor de amplificación.

*Ecuación 3 Filtro pasa bajas ideal 1er orden; Fuente: [17].*

$$|H(j\omega)| = \frac{K}{1 + (\frac{s}{\omega_p})}$$

Donde:

$s$ : es la frecuencia analógica compleja  $|j\omega|$

$N$ : es el orden de la función del filtro

$\omega_p$ : es la frecuencia de corte a -3dB debajo de la banda de paso

$K$ : es el factor de amplificación.

El filtro Butterworth es uno de los más comunes debido a su facilidad de implementación y respuesta casi ideal, pero debido a su lenta respuesta se requiere implementaciones de orden elevado para una mejor respuesta, por este motivo que se estudian otros modelos.

**Función Chebyshev:** Esta función proporciona una mejor respuesta en la banda de transición, al permitir rizado en la región de paso y un tiempo de estabilización un poco mayor, esto se debe al polinomio de Chebyshev que oscila uniformemente entre el error de máximo de atenuación y el mínimo 0dB.

*Ecuación 4 Función transferencia modelo Chebyshev; Fuente: [17]*

$$|H(j\omega)|^2 = \frac{H_0^2}{1 + (\varepsilon^2 C_n^2(\omega))}$$

Donde:

**n**: orden de la función del filtro.

**ε**: Factor de rizado  $0 < \varepsilon \leq 1$ .

**ω**: Relación entre frecuencia analógica compleja y la frecuencia de corte.

**C<sub>n</sub>**: es la función polinomios de Chebyshev.

*Ecuación 5 Polinomios de Chebyshev.*

$$C_n(\omega) = \cos(n * \operatorname{acosh}(\omega)) : |\omega| \leq 1$$

**Función Chebyshev tipo dos o inverso:** Este tipo de filtro es llamado de esta manera debido a que traslada el rizado particular de la banda de transición a la banda de parada, la función de transferencia de un tipo dos pasa bajas corresponde a 1 menos la respuesta Chebyshev y sustituyendo la frecuencia de corte inversa. La implementación del filtro resulta más difícil dado que agrega ceros a la función de transferencia los cuales generalmente no son contemplados en las configuraciones de filtros pasa bajas, aun así existen topologías capaces de compensar esta situación como son el **Boctor Notch** y una configuración del filtro **bicuatrado** con entrada negativa, ambas topologías hacen uso de las dos entradas del amplificador operacional para generar los ceros requeridos, más adelante se realizara una explicación más profunda de estas topologías [14].

*Ecuación 6 Modelo de función de transferencia filtro Chebyshev inverso; Fuente: [14].*

$$|H(j\omega)|^2 = \frac{H_0^2 \varepsilon^2 C_n^2\left(\frac{1}{\omega}\right)}{1 + \varepsilon^2 C_n^2\left(\frac{1}{\omega}\right)}$$

**Filtro elíptico:** La función elíptica o Caer al igual que el Chebyshev inversa cuenta con ceros en su función de transferencia, pero permite rizado en la banda de paso en comparación a este, propiedad que permite una mejor respuesta en la banda de transición, una forma de definir la banda de transición es mediante el ángulo de modulación “**θ**” usando la frecuencia de parada “**Fp**”.

*Ecuación 7 Ángulo de modulación; Fuente: [14].*

$$\theta = \operatorname{sen}^{-1}\left(\frac{1}{Fp}\right)$$

Cuanto más se acerca “**θ**” a los 90° menor será la banda de transición, pero a cambio de esto hace que la atenuación en la banda de parada aumente.

La función de transferencia característica del filtro elíptico posee una forma similar a el filtro Chebyshev tipo dos, pero el polinomio generado difiere para la distribución del rizado [14].

#### **4.8.2. Tipos de topologías:**

Los circuitos activos que utilizan un solo amplificador operacional se dividen en dos realimentación negativa y positiva.



**Shallen Key:** Es uno de los modelos más comunes y eficientes para el desarrollo de los modelos Bessel, Butterworth y Chebyshev tipo 1, esta efectividad es debido al uso del amplificador operacional como amplificador en lugar de integrador como es usado comúnmente, lo que proporciona estabilidad por la realimentación negativa e independencia de las propiedades del amplificador operacional [18].

**SAB:** Por sus siglas en ingles “**Single Amplifier Biquad**”, es una topología que aprovecha la entrada diferencial del amplificador de instrumentación para mejorar la respuesta del filtro, además de dar la posibilidad de implementaciones con de filtros pasa bajo con ceros en su función de transferencia [19], su diseño tiene la versatilidad de desarrollar diferentes tipos de filtros según la configuración de las resistencias de entrada.

**Notch:** La topología Notch pertenece a una serie de estructuras, que son efectivas para ocasiones donde se desea que el factor de calidad **Q** sea alto además de tener una baja sensibilidad.

**Twin T Notch:** Esta composición mejora el factor de calidad al tener una realimentación controlada por resistencias, a diferencia de la topología del Notch pasivo (que no tiene realimentación), la composición de resistencias de alimentación reduce el ancho a cambio de reducir la profundidad del filtro esto se puede corregir al usar varios circuitos con los mismos atributos en cascada [17].

#### **4.9. Normativa de diseño:**

*Para el diseño del sistema de captación se tuvo en cuenta la norma **AAMI\_EC11** [20], es necesario estudiar este tipo de parámetros pues el equipo interactúa eléctricamente con el ser humano. En la Tabla 2 y Tabla 15, se definen las reglas de diseño siguiendo los criterios de la normativa.*

#### **4.10. Digitalización y muestreo:**

Para poder transmitir la señal análoga a un ordenador es necesario un proceso de digitalización es decir convertir la señal análoga a una forma discreta, esto implica algo de pérdida de información, pero, también funciona como método de limitación de ruido a la señal. La conversión análoga a digital en el caso de los microcontroladores generalmente se lleva a cabo con módulos internos dedicados a este proceso, en el caso de la tarjeta **STM32F401 Núcleo** este se realiza por un conversor de SAR de 12 bits [21].

##### **4.10.1. Conversor análogo digital:**

El proceso de aproximaciones sucesivas consiste en un comparador de voltaje que inicia comparando el voltaje ingresado respecto a un voltaje lógico de referencia, cada vez que el comparador encuentra que el dato ingresado y el dato de referencia son iguales o el primero es superior al segundo, aumenta el 1 bit el valor de referencia, repitiendo el proceso hasta llegar al valor más cercano dentro del rango de cuantización [22].

*Ecuación 8 Resolución de conversión analógica digital*

$$\frac{\text{Voltaje Referencia}}{\text{Valor máximo del ADC}};$$

##### **4.10.2. Muestreo:**

Es el proceso de captar una señal con intervalos de tiempo controlado, lo cual permite el uso de filtros digitales, compresión de información y reconstrucción de la información y ordenar la información adquirida, generalmente el muestreo se debe controlar mediante

interrupciones temporizadas, que se ejecutan en función de un temporizador asociado al reloj interno del microcontrolador [21]. La tarjeta Núcleo STM32F401 cuenta con 12 temporizadores de los cuales 8 de ellos pueden ser manejados interna y externamente.

#### **4.11. Comunicación serial:**

Es el proceso de enviar datos de forma secuencial en una línea de transmisión un bit a la vez, lo fundamental en una comunicación es llevar información de un punto A un punto B sin errores o en caso de existencia de algún error su corrección inmediata teniendo en cuenta esto un protocolo de mensajería son el conjunto de reglas establecidas para el proceso de comunicación teniendo como elementos básicos, símbolos, un conjunto de reglas para la secuencia y sincronización construidos a partir de caracteres y los procedimientos para determinar cuándo ha ocurrido un error en la transmisión y como corregir el error, de igual forma un protocolo también define las restricciones en cuanto el rango de la comunicación, la velocidad soportada, la frecuencia de operación, los voltajes de operación, así como el tipo de medio usado para su transporte [23].

La transmisión asíncrona es aquella que no depende de una línea de reloj, dado que este viene incluido en el mensaje transmitido por la línea, generalmente esta característica es marcada por un bit que indica el inicio y fin de cada mensaje, por lo cual a mayor longitud de mensaje es necesario un indicador intermedio para no perder el orden entre mensajes.

#### **4.12. Lenguajes de programación usados:**

El hecho de que requiere digitalizar las señales adquiridas implica el uso de un microcontrolador, el cual debe ser programado en un lenguaje específico, en este caso el lenguaje usado es C++ un lenguaje de programación de alto nivel; su mayor fortaleza está en la implementación de programación orientada a objetos, la capacidad de crear y llamar sus propios módulos en el proceso de ejecución. Otro lenguaje usado en este proyecto es el java script usado en el software Processing para la creación de interfaces de usuario [24].

## 5. DISEÑO

### 5.1. DE HARDWARE SISTEMA CAPTACIÓN ECG.

Antes de iniciar el diseño se realizó un estudio de mercado, para saber algunas de las características de los equipos comerciales y así tener un punto de partida. El anexo de estudio de mercado contiene los datos revisados de allí se concluyó una serie de requisitos fundamentales a seguir para el desarrollo del equipo, a continuación, las características más comunes identificadas en base al estudio de mercado: complejo

CARACTERÍSTICA	Valor
CMRR	>90dB
MUESTREO	1 KHz
IMPEDANCIA DE ENTRADA	10MΩ
PANTALLA DE MONITOREO	Si
CANALES	6-15 Canales dependiendo del costo del equipo
RESOLUCIÓN ADC	24 bits
INFORMACIÓN CAPTADA	Complejo P,Q,R,S, ST-T
SENSIBILIDAD	2.5-40 mm/mV
FUENTE ALIMENTACIÓN	Red eléctrica o Baterías (algunos casos)

*Tabla 1 Características más comunes en equipos comerciales*

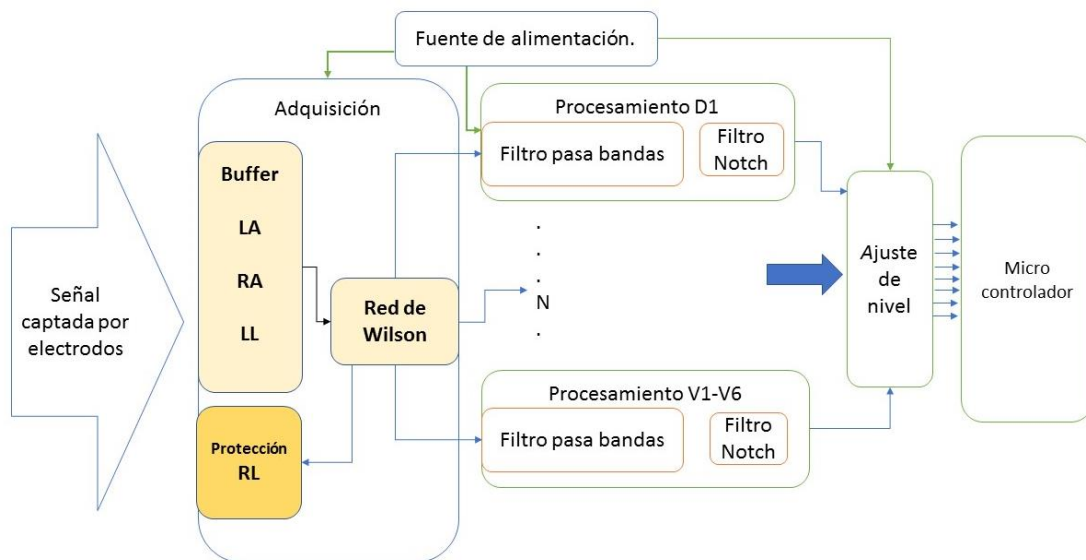
Código	Requisito
101	El sistema debe tener una interface de conexión eléctrica NEMA 5-15P
102	La fuente debe presentar un factor de rizado menor que 5% según el AAMI_EC11
103	El sistema debe contar con un conversor AC-DC para la conexión de la red eléctrica.
105	Los electrodos usados en el equipo deben cumplir con la norma AAMI_EC11
106	La corriente a través de todas las conexiones paciente-electrodo a un nodo común, no deben superar 0.1uA. para cualquier conexión que sirva como un amplificador de entrada para la medición de los potenciales del EKG, o 30uA para cualquier otra conexión electrodo paciente
107	El dispositivo debe tener la capacidad de rechazar 60Hz en modo común interfiriendo voltajes como los encontrados en la superficie del cuerpo (Ruido por temblor muscular).
108	El sistema debe tener una conversión de 5 v a 3.3 v para la comunicación USB con el equipo de captación
109	El sistema debe comunicarse por medio del puerto USB tipo A (USB estándar) – tipo B (mini USB) con un computador para establecer la mensajería entre el equipo de captación y el ordenador

<b>110</b>	El sistema debe captar el potencial eléctrico del corazón en reposo por medio de electrodos superficiales desechables
<b>111</b>	El sistema debe contar con un filtrado en la banda base para eliminar frecuencias por debajo de 0.1 Hz
<b>112</b>	El sistema debe presentar una atenuación en la banda de rechazo superior a los 145 Hz mejor de 72 dB
<b>114</b>	El equipo debe presentar un rechazo en modo común de 90dB-110dB en la etapa de amplificación realizada en la conexión de electrodos-paciente
<b>115</b>	El error máximo del equipo de captación debe ser $\pm 5\%$ según la norma AAMI_EC11
<b>120</b>	La tolerancia mínima del equipo de captación respecto a temperatura debe ser entre 15 a 35 °C
<b>122</b>	El sistema contara con un fusible de protección de 110v 1A, AC
<b>123</b>	El circuito de amplificación de instrumentación debe contar con un circuito de apantallamiento en la conexión de los electrodos
<b>124</b>	El equipo debe adecuar la señal a un offset de 1.4V
<b>125</b>	Los amplificadores operacionales deben ser de tecnología FET para disminuir el ruido producido por los amplificadores operacionales

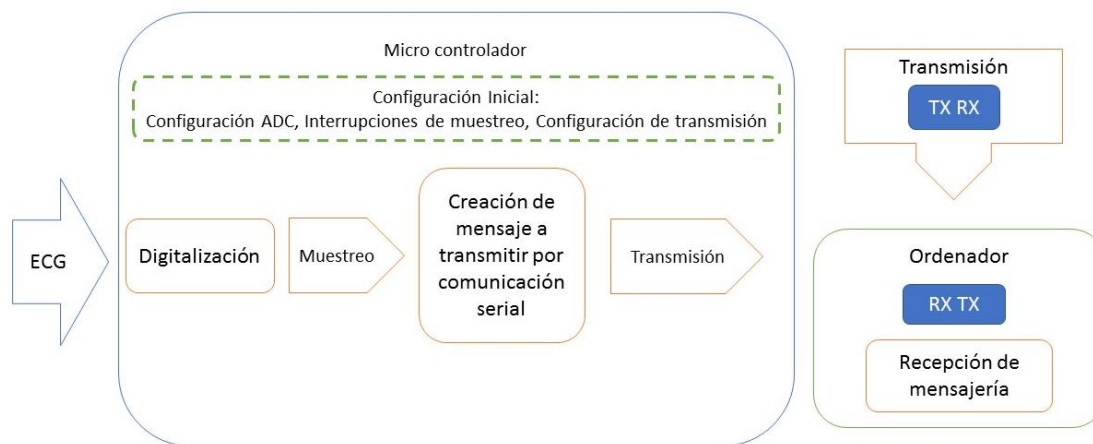
*Tabla 2 Requisitos de Hardware.*

*Fuente: Autores.*

El dispositivo encargado de la adquisición de la señal se desarrolló de forma modular de tal forma que exista una capacidad de operación por bloques independientes, facilitando la revisión de etapas del hardware, desde un punto general el hardware consiste en 5 etapas: adquisición, pre- amplificación, procesamiento, adecuación y comunicación.



(a)



(b)

Figura 6 Esquema de modelo LCEKG; (a) estructura de hardware (b) estructura de software.

Fuente: autores.

Entre el filtrado y el módulo de captación existe una etapa de multiplexación, esta etapa es opcional, usada como elemento para reducir las placas de filtrado para las derivadas precordiales.

#### 5.1.1. Fuente de alimentación:

El sistema cuenta con alimentación proveniente de 2 fuentes conmutadas para otorgar  $\pm 12V$  para la alimentación de los diferentes componentes electrónicos, esta fuente cumple con los requisitos definidos; la cual requiere de un factor de rizado menor al 5% del voltaje nominal.

Características de fuente conmutada usada:

Característica	Valor
Voltaje nominal entregado	12V
Corriente máxima	2 A
Voltaje de rizado	0.12V
Factor de rizado	3.353%

Tabla 3 Propiedades de la fuente conmutada

#### 5.1.2. Etapa de adquisición y pre - amplificación:

##### 5.1.2.1. Buffer de protección:

Antes de conectar los electrodos a la red de Wilson se usa un buffer de conexión con un amplificador operacional LF353 que cuenta con tecnología JFET menos sensible al ruido y un rechazo en modo común típico de 100dB.

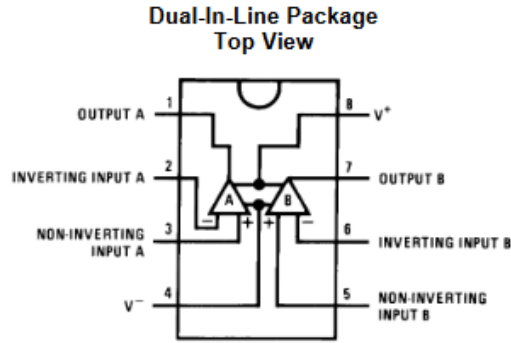


Figura 7 Esquema integrado LF353; fuente: [25]

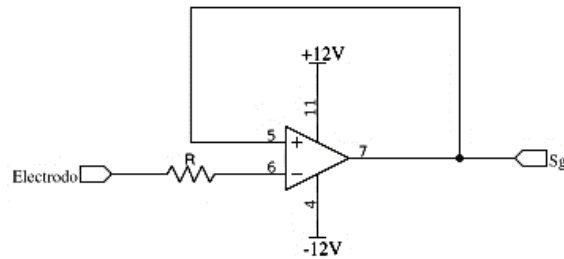


Figura 8 Buffer de conexión;

Fuente: autores.

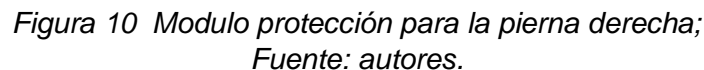
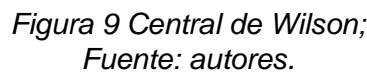
Para cada electrodo hay un buffer de protección, esta conexión permite una alta impedancia entre el paciente y el circuito, esta conexión hace que la corriente que circula sea casi nula.

#### 5.1.2.2. Red de Wilson:

Es una combinación de resistencias usadas para determinar las derivadas amplificadas, también es el eje central de referencia usado en las derivaciones precordiales, el nodo formado por las resistencias permite la conexión con el circuito de la pierna derecha, ver Figura 9.

#### 5.1.2.3. Circuito de conexión de la pierna derecha:

La red de Wilson "WCT" es conectada a una etapa de protección, que aísla al paciente de una conexión directa a la tierra del sistema y reduce el voltaje en modo común existente en la etapa de amplificación, el circuito de protección consiste en un filtro para detener cualquier señal parasita hacia el paciente, dos diodos de descarga en caso de una corriente de retorno que envían cualquier corriente a la fuente de alimentación y un buffer de aislamiento, ver Figura 10.



Se optó por el uso de un amplificador de instrumentación ya implementado en un circuito integrado, debido a las propiedades ofrecidas por el fabricante y su versatilidad al momento de ser configurados, siendo requeridos pocos elementos; lo que reduce significativamente el tamaño ocupado por la etapa de captación. A continuación, se hace la evaluación de algunos amplificadores de instrumentación en el mercado.

**INA333:** Es un modelo de Texas instruments de bajo costo y consumo, peculiaridad que en términos económicos acopla con el objetivo del proyecto, por otro lado, tiene un rango de amplificación de 2000 veces, aunque para fines prácticos la hoja de datos muestra que la estabilidad en el ancho de banda de las ondas del ECG es por debajo de 1700.

31

De los dos componentes se seleccionó el INA128 por su bajo costo y disponibilidad en el mercado, dado que, en el momento de diseño; el INA118 no se encontraba en venta y el tiempo que tardaría el componente en estar en distribución es aproximadamente 2 meses, el INA333 opera a un voltaje de  $\pm 5V$ , por lo cual limitaría la alimentación de la placa a 5V causando que el comportamiento de los otros componentes se vea afectado.

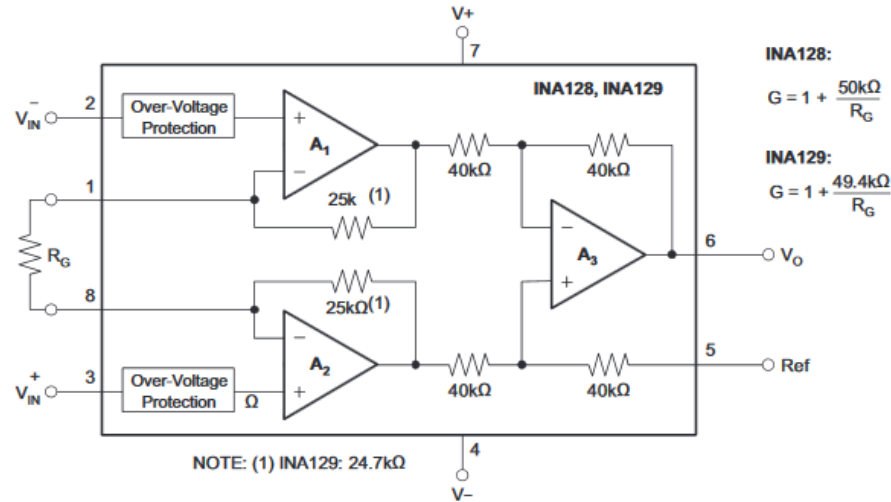


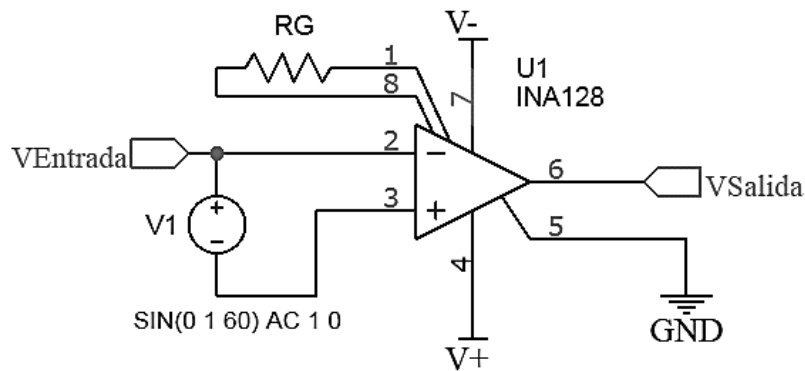
Figura 11 Esquema INA128 fabricante Texas instruments;  
 Fuente: [26]

Ecuación 9 ganancia de amplificador INA333

$$G = 1 + \frac{50K\Omega}{Rg}$$

El fabricante otorga un modelo **SPICE** del amplificador de instrumentación, por lo cual se analizó el cambio de la ganancia en función de la tolerancia del componente resistivo **R<sub>g</sub>** y la temperatura ambiente en este caso dentro del rango de operación requerido el cual es 10°C a 40°C, la prueba se realizó con el simulador **LTSPICE (Figura 12)**; con el parámetro Montecarlo **“.MC”**; varía los valores nominales de los elementos, en este caso en un rango 0.1% con una variable aleatoria uniforme.

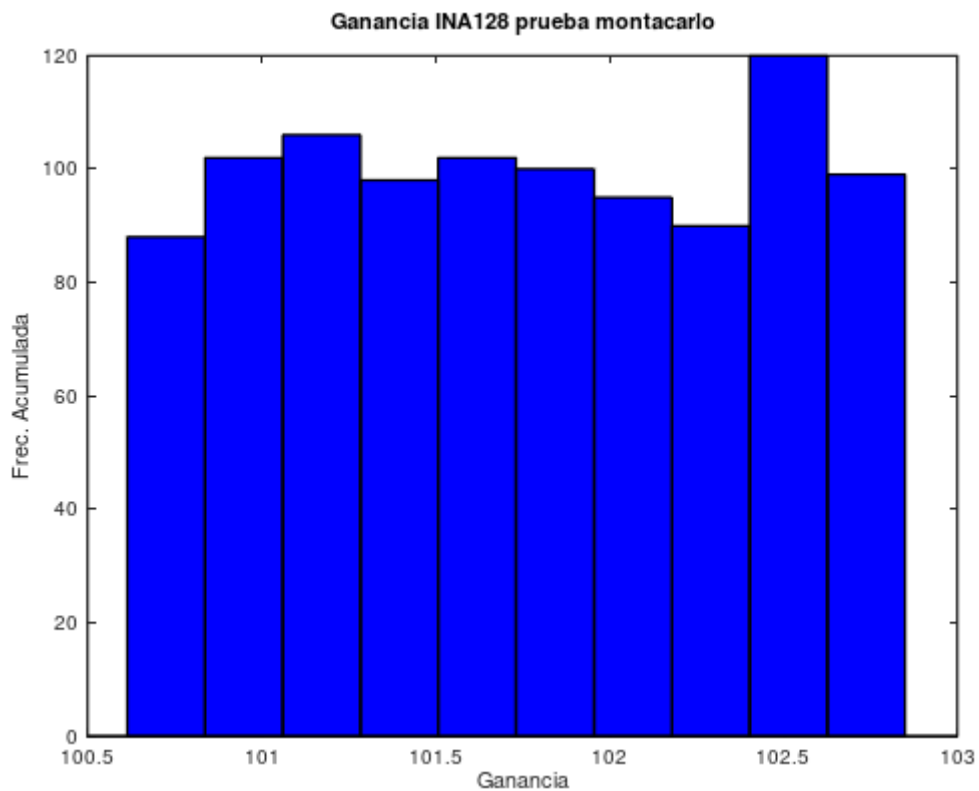




*Figura 12 Circuito simulado INA128;*

*Fuente: autores.*

Con un rango de 1000 repeticiones se generó un histograma de distribución sobre la amplificación **Figura 13**, de los datos obtenidos se puede determinar los casos extremos de amplificación, con 100.6 veces el caso mínimo y 102.84 veces el caso máximo; estos valores se tienen en cuenta al final para ser agregados en el software, al momento de visualizar la escala final se la señal ECG.



*Figura 13 Histograma de datos obtenidos de la simulación de ganancia INA128;*

*Fuente: autores.*

### 5.1.3. Etapa de procesamiento de la señal:

Como se menciona previamente el ruido existente requiere de una etapa de filtrado tanto de un pasa bajo como pasa alto, en [27] se propone un filtro Butterworth de orden 2 para luego implementar filtros digitales que compensen este proceso. En [15] se realizó la captación mediante un equipo médico con un ancho de banda 0.5Hz – 50Hz, para luego hacer un proceso de detección por computación, dado que se desea reducir la carga computacional sobre el micro controlador; para poder realizar análisis o diagnósticos a futuro, en este trabajo se avaluó el uso de filtros activos de orden superior y diferentes topologías; para ver cuál es el más óptimo desde un punto de vista económico y funcional.

#### 5.1.3.1. Diseño de filtros:

El software FILTER WIZ LITE cuenta con una herramienta para el diseño de filtros, mediante su uso se calculó el orden de cada filtro en los diferentes tipos mencionados previamente.

#### Filtro Pasa bajo:

En el anexo Códigos se encuentra el código en OCTAVE para el cálculo y visualización de la respuesta en frecuencia de los filtros.

**Parámetros de diseño:** ARP=72dB, FA=100, FP=200.

<b>Aproximación</b>	<b>Bessel</b>	<b>Butterworth</b>	<b>Chebyshev</b>	<b>Chebyshev inverso</b>	<b>Elíptico</b>
<b>Orden</b>	>10	>10	8	8	6
<b># de orden 2</b>	--	--	4	4	3
<b>Rizado de paso</b>	--	--	1dB	0dB	1dB
<b>Pares de polos</b>	--	--	4	4	3
<b>Polo sencillo</b>	--	--	0	0	3
<b>Pares de ceros</b>	--	--	0	4	0
<b>Q polo máximo</b>	--	--	14	3.0	9.2

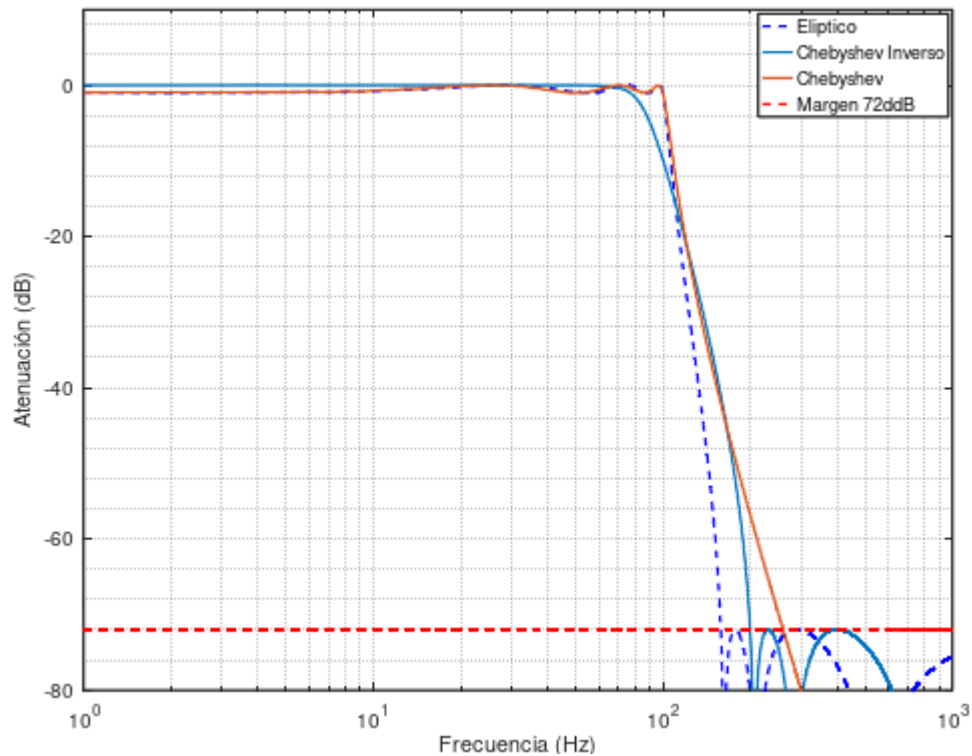
*Tabla 4 Diferentes ordenes de los filtros según los parámetros de diseño;*

*Fuente: Respuesta generada por la herramienta Filter Wiz Lite.*

En primera instancia son descartados los filtros Butterworth y Bessel, dado el orden requerido en sus implementaciones el cual es superior a 10. La Figura 14 corresponde a la respuesta de los filtros en octave donde se aprecia el comportamiento en frecuencia.

Por lo que se puede observar en Figura 14, los tres modelos pueden ser usados pues su respuesta en frecuencia está dentro de los parámetros deseados. Se revisó la factibilidad de su implementación el filtro Chebyshev tipo 2 por su respuesta lineal en la banda de paso, el tipo 1 por su respuesta similar al elíptico y su economía al momento de implementar.

Antes de evaluar la respuesta por tolerancia componentes, se escogió el tipo de circuito a usar para el filtro, teniendo en cuenta que la implementación del filtro Chebyshev inverso debe contar con polos y ceros, lo mismo ocurre en el modelo elíptico, una característica poco común en los filtros pasa bajo, los cuales generalmente usan topologías como Shallen Key usado típicamente en Butterworth, Bessel y Chebyshev tipo1; o realimentación múltiple, para este caso se revisaron las topologías **SAB** Figura 16 y **Boctor Notch** Figura 17, para el Chebyshev inverso, cabe destacar que no son las únicas existentes, pero en términos de economía por reducción de componentes, son los más adecuados, por ejemplo el diseñado por Akerberg y Mossberg Figura 15, requieren de una mayor cantidad de componentes.



*Figura 14 Respuesta en frecuencia de filtros generados en OCTAVE;  
Fuente: autores.*

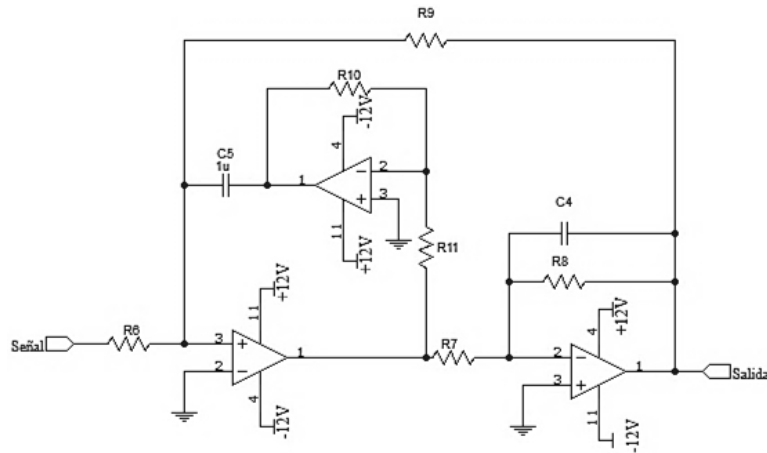


Figura 15 Circuito filtro Akerberg y Mossberg;  
Fuente: [28].

La herramienta de trabajo FILTER WIZARD en su versión gratuita desarrollado por Schematica, permite el cálculo de los componentes según las especificaciones requeridas para el circuito.

Componentes:

Chebyshev II, topología SAB:

Componente	Etapas 1	Etapas 2	Etapas 3	Etapas 4
R1	4.7 k $\Omega$	4.4 k $\Omega$	4.8 k $\Omega$	4.7 k $\Omega$
R2	1.6 k $\Omega$	604 $\Omega$	3 k $\Omega$	75.9 $\Omega$
R3	1.5 k $\Omega$	3.6 k $\Omega$	1 k $\Omega$	32.8 k $\Omega$
R4	88.7k $\Omega$	85.6 k $\Omega$	90.9 k $\Omega$	92 k $\Omega$
R5	2.5 k $\Omega$	750 $\Omega$	5.6 k $\Omega$	77.7 $\Omega$
R6	374 $\Omega$	274 $\Omega$	562 $\Omega$	258 $\Omega$
R7	305 $\Omega$	258 $\Omega$	374 $\Omega$	258 $\Omega$
C1	330nf	390nf	270nf	390nf
C2	330nf	390nf	270nf	390nf

Tabla 5 Lista de componentes Chebyshev inverso orden 8.  
Fuente: autores.

Chebyshev II, topología Bactor Notch:

Componente	Etapas 1	Etapas 2	Etapas 3	Etapas 4
R1	15.6 k $\Omega$	16.53 k $\Omega$	16.41 k $\Omega$	20.69 k $\Omega$
R2	19.40 k $\Omega$	20.18 k $\Omega$	18.11 k $\Omega$	17.86 k $\Omega$
R3	15.62 k $\Omega$	6.554 k $\Omega$	19.13 k $\Omega$	679.8 k $\Omega$
R4	58.5k $\Omega$	57.27 k $\Omega$	76.05 k $\Omega$	122.8 k $\Omega$

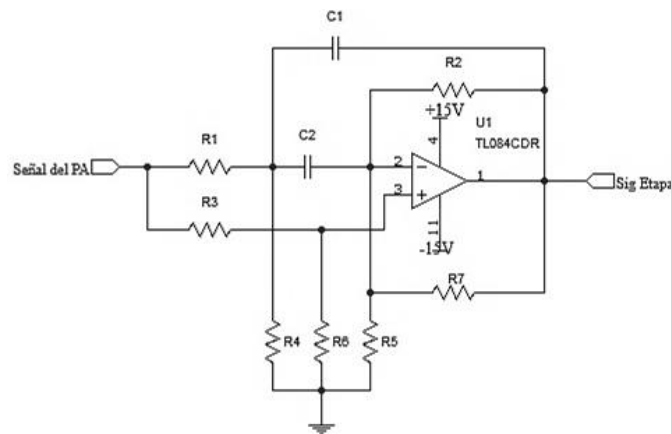
<b>R5</b>	17.83 k $\Omega$	42.52 $\Omega$	10.47 k $\Omega$	94.88 k $\Omega$
<b>R6</b>	10 k $\Omega$	10 k $\Omega$	10.5 $\Omega$	3.44 k $\Omega$
<b>C1</b>	33nf	47nf	12nf	56nf
<b>C2</b>	180nf	100nf	560nf	68nf

*Tabla 6 Lista de componentes Chebyshev inverso orden 8.*

*Fuente: autores.*

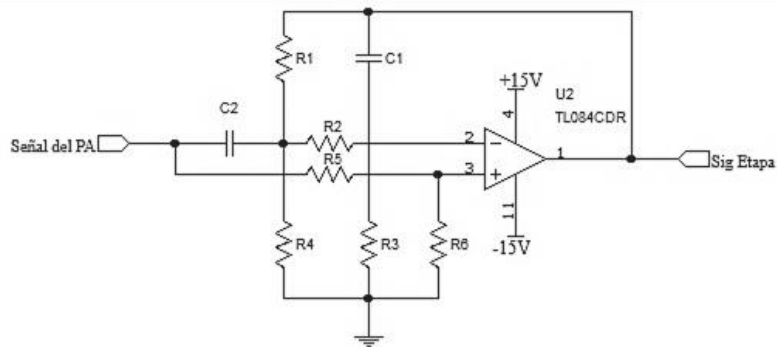
Las tablas 3 y 4 corresponden a los componentes ideales requeridos para un filtro Chebyshev inverso de orden 8 con estos componentes se simulo en octave usando la función de transferencia de cada modelo.

Esquemas de filtros:



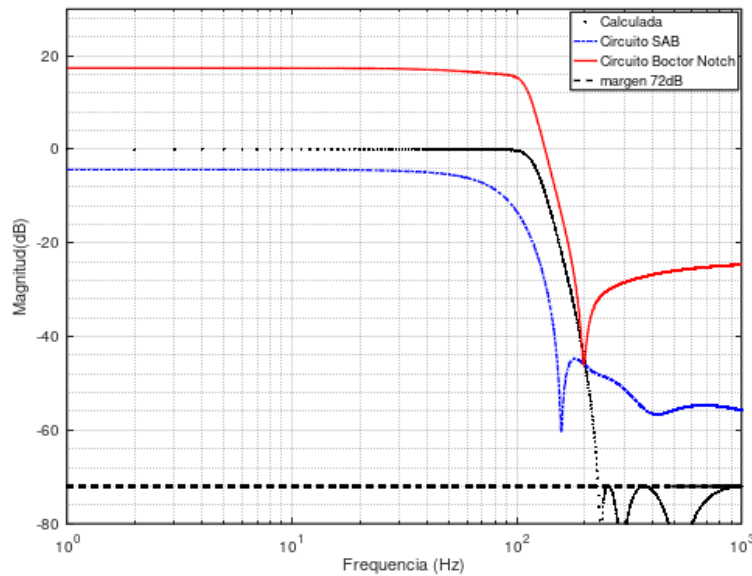
*Figura 16 Esquemático de etapa orden 2 de filtro Chebyshev II paso bajo SAB;*

*Fuente: autores.*



*Figura 17 Esquemático de etapa orden 2 de filtro Chebyshev II paso bajo Boctor Notch;*

*Fuente: autores.*



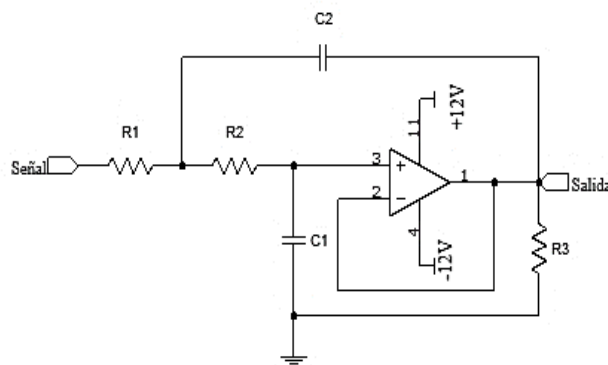
*Figura 18 Respuesta en frecuencia Chebyshev II de diferentes topologías simulados en octave; Fuente: autores.*

El filtro diseñado en general tiene un desvío de 5dB respecto al ideal en el circuito SAB, además mantiene la linealidad en la banda de paso, aunque se puede ver que el filtro atenúa la señal aproximadamente en 8dB está perdida puede ser compensada amplificando la señal, pero se perdería la calidad de rechazo del filtro. Por otra parte, la estructura Bactor Notch presenta una amplificación de 20dB que podría causar saturación a la señal debido al ruido de 60Hz; además que la región de rechazo se encuentra en -27dB, en vista a este resultado se optó por revisar solamente el modelo **SAB** en cuanto al efecto de las tolerancias sobre la respuesta.

Chebyshev I:

Componente	Etap 1	Etap 2	Etap 3	Etap 4
R1	100KΩ	84.5 KΩ	93.1 KΩ	84.5 KΩ
R2	100KΩ	84.5 KΩ	71.5 KΩ	84.5 KΩ
C1	2nf	8nf	0.68nf	47nf
C2	160nf	125nf	560nf	106nf

*Tabla 7 Lista de componentes Chebyshev I; Fuente: autores.*



*Figura 19 Circuito Chebyshev I Shallen Key; Fuente: autores.*

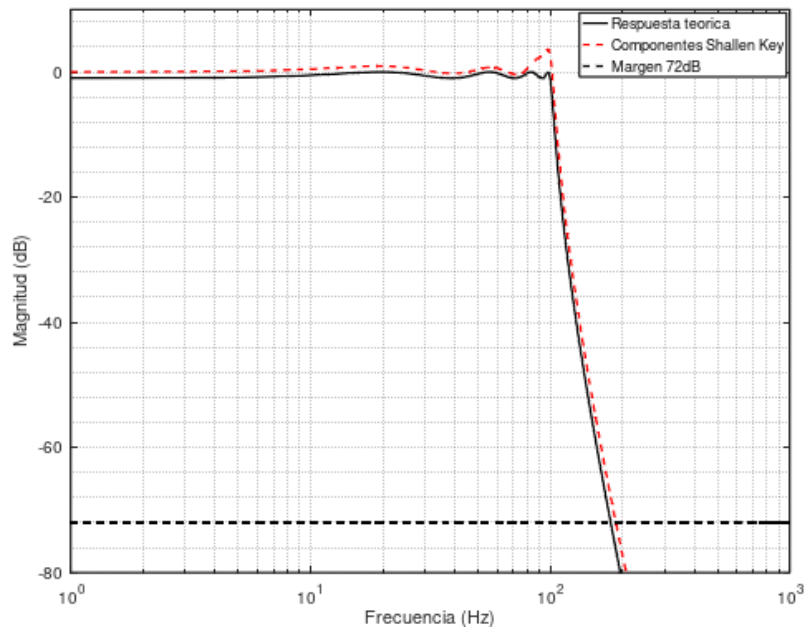


Figura 20 Chebyshev tipo I Componentes vs ideal; Fuente: autores.

#### Análisis eléctrico por simulación:

Para poder seleccionar que tipo de filtro resulta más adecuado, se simulo cada circuito en LTSPICE. La información adquirida es mostrada en un diagrama de bode para el análisis de su respuesta en frecuencia, en función de diversas tolerancias comerciales para los componentes pasivos siendo 1%-5% resistencias y 5%-20% capacitores.

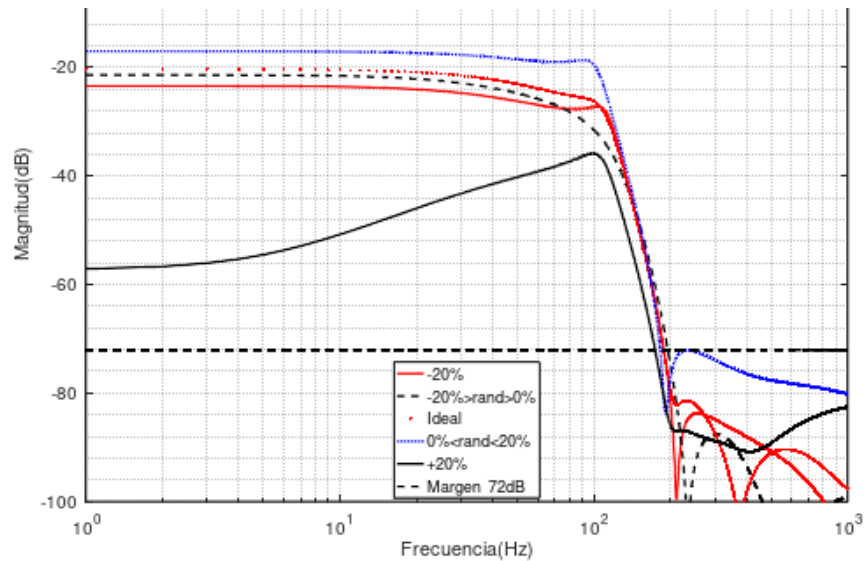


Figura 21 Respuesta en frecuencia filtro pasa bajo Chebyshev tipo 2 en LTSPICE tolerancias al 20%; Fuente: Autores

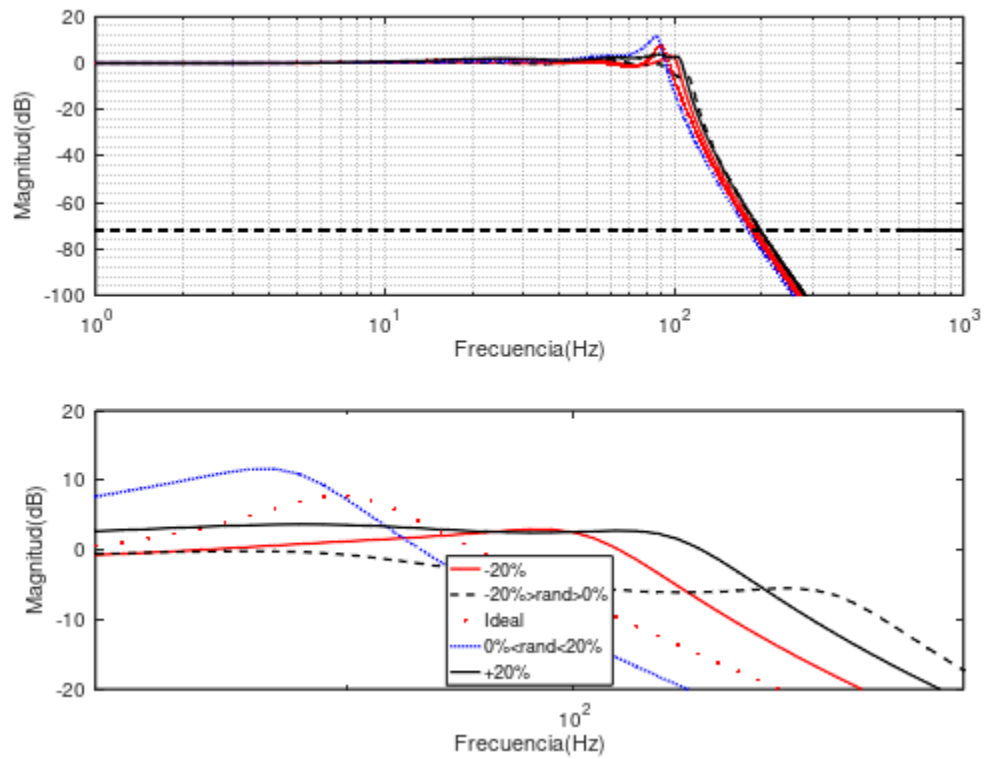


Figura 22 Respuesta en frecuencia filtro pasa bajo Chebyshev tipo 1 en LTSPICE tolerancias al 20%; Fuente: Autores

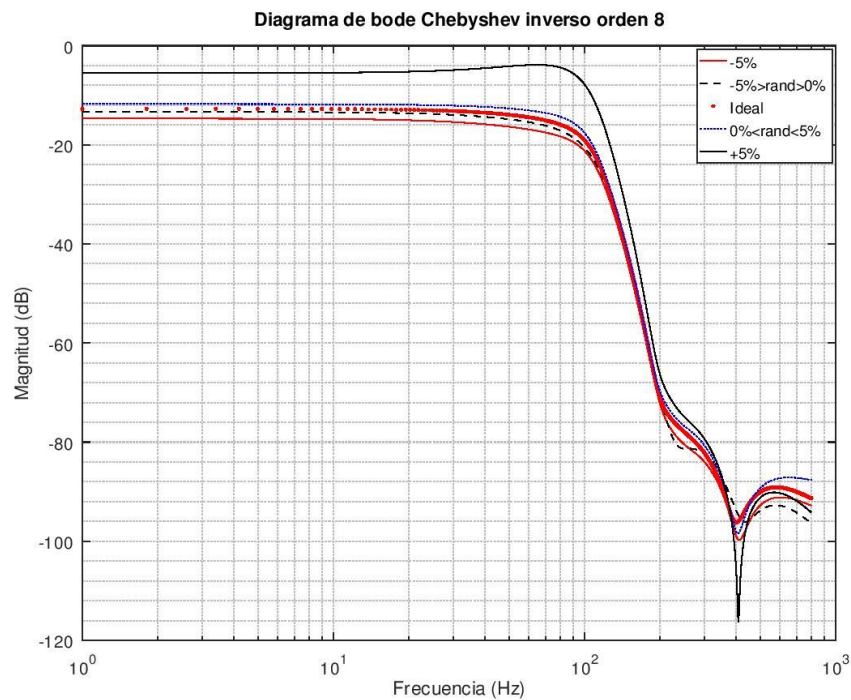
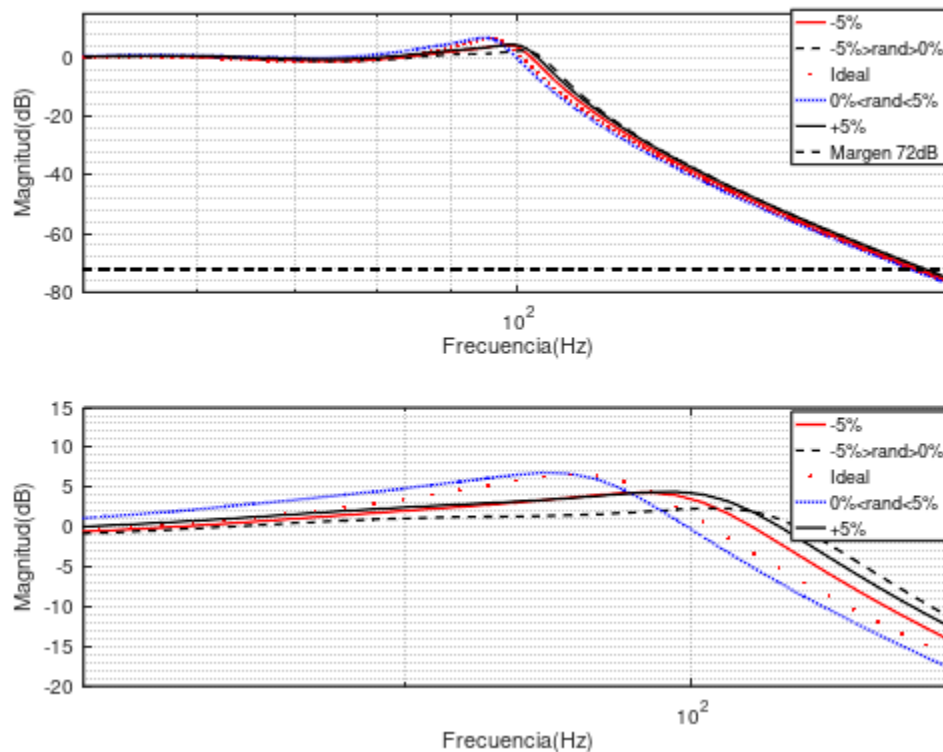


Figura 23 respuesta en frecuencia filtro pasa bajo Chebyshev tipo 2 en LTSPICE; Fuente: autores.





*Figura 24 respuesta en frecuencia filtro pasa bajo Chebyshev tipo 1 en LTSPICE;  
Fuente: autores.*

La Figura 21 y Figura 22 son los circuitos con tolerancias al 20% en capacitores y 5% en resistencias, a primera vista se puede ver que el circuito del filtro Chebyshev tipo 2 tiene una alta sensibilidad a la variación de los componentes, donde la atenuación en la banda de paso puede ser menor de -20dB y la banda de rechazo tiene un caída de 20dB respecto a la anterior. Por otro lado, el filtro Chebyshev tipo 1 tiene una buena banda de paso, pero una amplificación de 12dB en la región de 90Hz y 100Hz; justo antes de empezar a atenuar, para mejorar eso se evaluó con otras tolerancias buscando mejorar la calidad de filtrado.

La Figura 23 y Figura 24 son la respuesta en frecuencia del filtro pasa bajo, Chebyshev tipo I y II respectivamente, al modificar los valores resistivos en un rango de  $\pm 0.1\%$  y los capacitivos en  $\pm 5\%$ , como se puede apreciar al usar estos valores de tolerancia, la diferencia entre el cálculo y simulación con componentes, es aceptable ya que tiene una atenuación en la banda de paso de -5.6dB lo que equivale a una amplificación de 0.52 veces, usualmente se esperaría 0dB en este punto pero debido a la topología del filtro es normal una atenuación en la señal, aun así; la propiedad de linealidad en la banda de paso que posee el filtro Chebyshev tipo 2, permite la corrección de esta atenuación mediante amplificación, en la Figura 18 se grafican el filtro ideal y el filtro con valores comerciales del filtro Chebyshev tipo II.

Dado los resultados ambos filtros cumplen con su función al reducir el ruido superior a los 200Hz, ambos son adecuados, pero, otro factor importante es la disposición de los componentes en el mercado, así como su costo, la Tabla 5 y Tabla 7, contienen la lista de componentes de cada filtro, seleccionados según los criterios de diseño, se aprecia que

para ambos circuitos existen sus componentes en el mercado. Al ser ambos filtros factibles en su implementación, se escoge finalmente al Chebyshev tipo 1 por ser más económico comparado con el Chebyshev 2, colocando luego una etapa de amplificación que compensa la pérdida por filtrado.

Con el filtro Chebyshev orden 8, Sallen-Key como selección de la etapa pasa bajo, se hizo un análisis más detallado sobre la variación en los componentes, mediante la prueba Monte Carlo con un margen de 1000 repeticiones, la frecuencia de corte a -3dB fue medida con la función **“.MEAS”** de **LTSPICE** con la información adquirida se realizó el histograma de la Figura 25, se puede asumir que la figura tiende a una distribución normal según el teorema de limite central [29], por lo cual la frecuencia de corte del filtro pasa bajo tiende a 102.77Hz, con un mínimo crítico ubicado en 99.5Hz y un máximo crítico en 106.45Hz, este rango de variabilidad resulta excelente, pues no habrá diferencias notorias entre los circuitos, de cada derivación, esto asegura que el cálculo de la DIII será más precisa al disminuir las diferencias entre DI y DII.

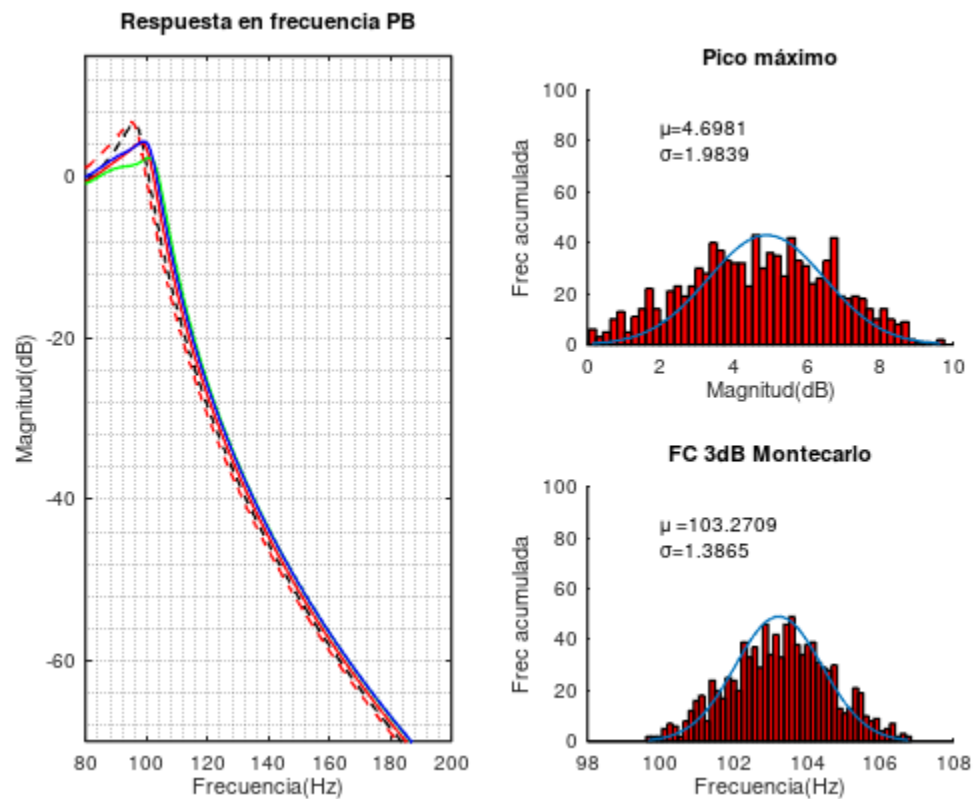


Figura 25 Histograma de distribución de las frecuencias de corte con tolerancias E192;  
Fuente: autores.

### Filtro pasa alto:

El filtro pasa banda es formado por una composición en cascada entre un pasa baja y un pasa alto, por lo cual se diseñó un filtro pasa alto para las frecuencias en la banda base definidos previamente, los parámetros de banda de parada son 0.1Hz y 0.5Hz en la banda de paso a continuación el cálculo del filtro, en el estudio de [30] se propone un filtro Shallen Key, Butterworth orden 2; el cual cumple con los estándares de rechazo de frecuencias bajas, pero dado el error de cuantización, se requiere de una mayor atenuación de la señal

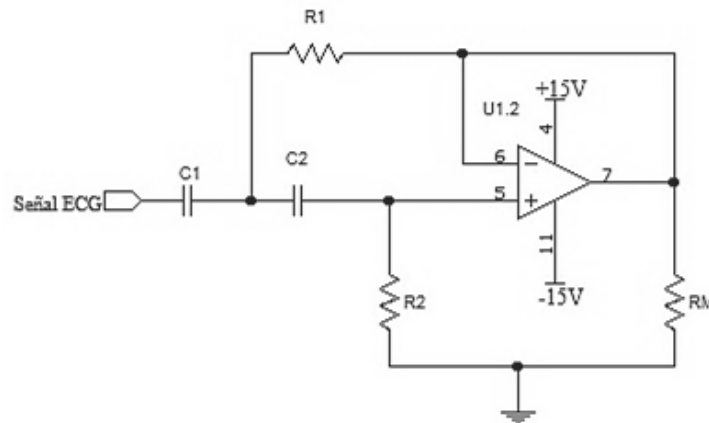
en la región de rechazo por lo cual se diseñó un filtro Chebyshev orden 4 con 72dB en la región de parada, dado que la respuesta es mucho más rápida el filtro puede generar una pérdida en la región de transición entre el complejo ST , es así que se ajustó la frecuencia de corte a 100mHz para disminuir este efecto de pérdida dando como resultado los siguientes componentes .

Componente	Etapa1	Etapa2
RA1	61K	147K
RA2	200K	150K
RA3	1000K	1000K
C1	10u	10u
C2	10u	10u

*Tabla 8 Componentes de filtro pasa alto.*

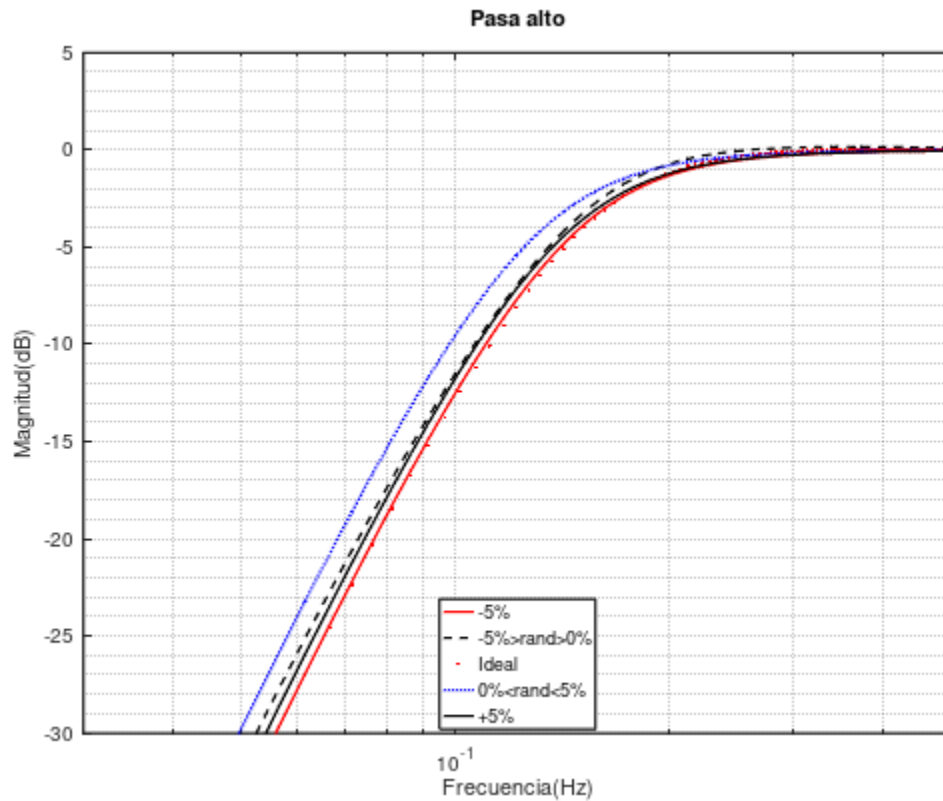
*Fuente: autores.*

Al igual que el filtro pasa bajo los componentes filtro pasa alto, fueron calculados con la herramienta FILTER WIZ LITE con una tolerancia E192 y capacitores al 5%, se realizó la evaluación a esta tolerancia omitiendo estándares mayores en base a lo visto en el diseño del filtro pasa baja.



*Figura 26 Circuito de una etapa de segundo orden de filtro pasa alto;*

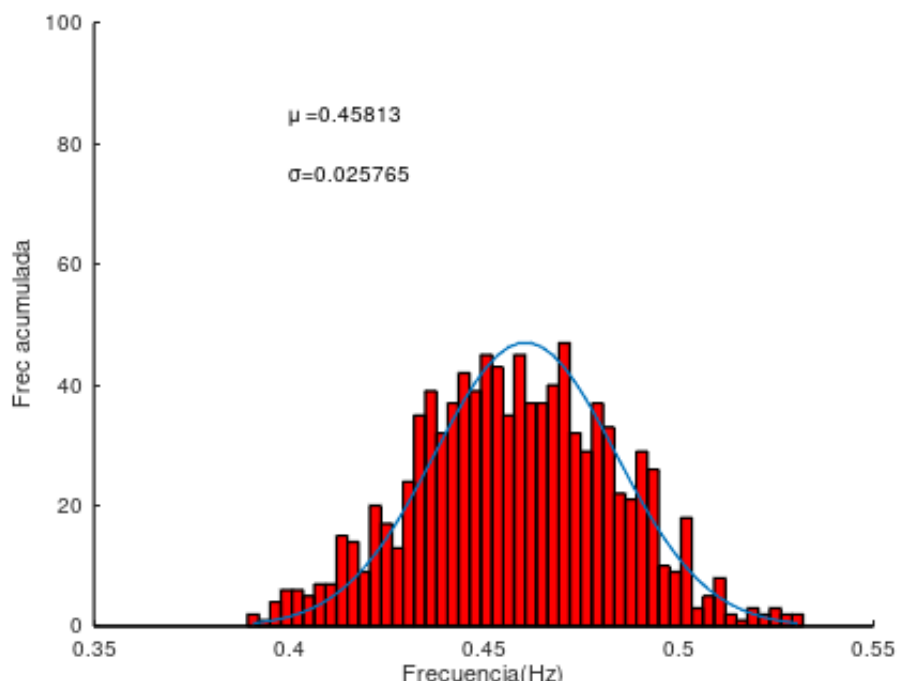
*Fuente: autores.*



*Figura 27 Respuesta en frecuencia filtro pasa alto;*

*Fuente: autores.*

El circuito tiene una mínima variación en la región de paso donde además su máxima atenuación llega a 0.056dB, por lo tanto se puede asumir que es totalmente plana en la banda de paso, además, la topología Sallen-Key proporciona una gran estabilidad (Figura 28) respecto a la variación de la frecuencia de atenuación a -3dB; con un mínimo ubicado en 0.39Hz y un máximo de 0.52Hz, por el teorema de limite general, podemos asumir que la frecuencia de corte se encontrara entre 0.43Hz y 0.441 una muy baja sensibilidad a las tolerancias, se desvía de su valor ideal dado la disponibilidad de componentes en el mercado, aun así es aceptable esta desviación. El rechazo superior a -60dB en 0.1Hz evita el ruido de desplazamiento de la línea base y el ruido de cuantización sobre la señal digital final.



*Figura 28 Histograma de mediciones de frecuencias de corte a -3dB, con la prueba Monte Carlo;  
Fuente: autores.*

#### **Filtro rechaza banda:**

El proceso de amplificación de la etapa de instrumentación tiene una desventaja al aplicarse con una fuente de alimentación proveniente de la red eléctrica, dado que también se amplifica la señal de 60hz filtrada en la fuente, por lo cual se diseñó un filtro Notch para eliminar esta componente.

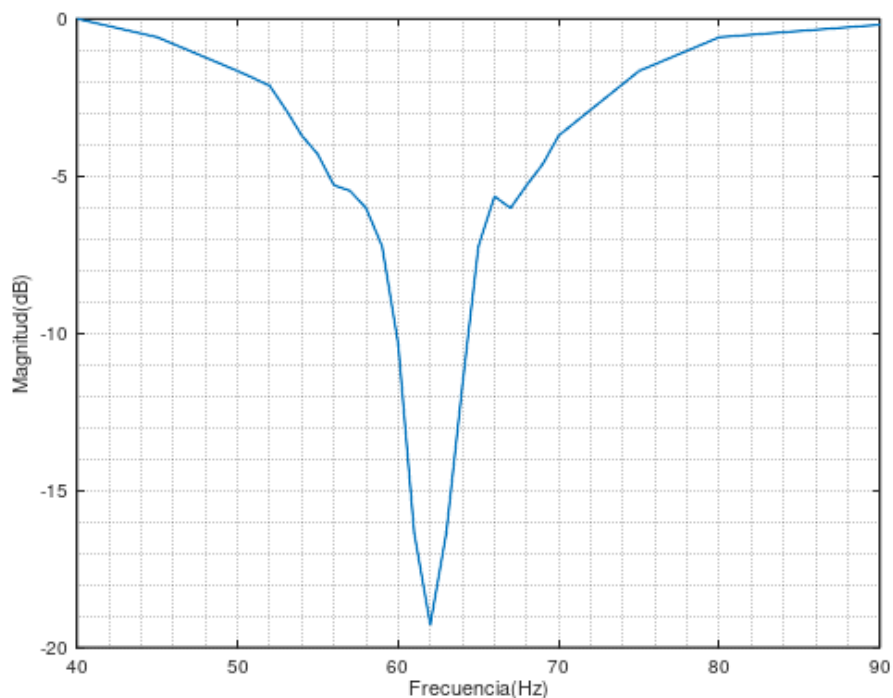
**Filtro Notch:** En la literatura se puede existen varios ejemplos para la implementación de filtros rechaza banda, como es el caso de [30] [27], se realizó un prototipo de prueba y así evaluar el efecto de la resistencia frente a la selectividad del filtro, los datos obtenidos de dicha prueba se encuentran en la Tabla 9:

La Tabla 9 consiste en las mediciones de voltaje a la salida del filtro Notch al hacer un barrido de frecuencias de una señal senoidal con una amplitud de 1 V.

Frecuencia (Hz)	Magnitud (dB)	Voltaje (V)	Potencia	Frecuencia (Hz)	Magnitud (dB)	Voltaje (V)	Potencia
40	0	1,84	0	61	-16,3531958	0,28	1,56
45	-0,58578752	1,72	0,12	62	-19,2757565	0,2	1,64
50	-1,6594847	1,52	0,32	63	-16,3531958	0,28	1,56
51	-1,89112215	1,48	0,36	64	-11,6715317	0,48	1,36

52	-2,12910662	1,44	0,4	65	-7,23455672	0,8	1,04
53	-2,88487784	1,32	0,52	66	-5,6509318	0,96	0,88
54	-3,71273154	1,2	0,64	67	-6,02059991	0,92	0,92
55	-4,31199601	1,12	0,72	68	-5,29635646	1	0,84
56	-5,29635646	1	0,84	69	-4,62788135	1,08	0,76
57	-5,47183495	0,98	0,86	70	-3,71273154	1,2	0,64
58	-6,02059991	0,92	0,92	75	-1,6594847	1,52	0,32
59	-7,23455672	0,8	1,04	80	-0,58578752	1,72	0,12
60	-10,3325959	0,56	1,28	90	-0,19090636	1,8	0,04

*Tabla 9 Medición de filtro Notch.  
Fuente: autores.*



*Figura 29 respuesta normalizada de filtro Notch en dB;  
Fuente: autores.*

Como se aprecia en la gráfica el circuito implementado si cumple con filtrar una frecuencia en específico, pero la atenuación esperada en los 60Hz se desvía, esto se debe a los elementos resistivos usados en la implementación por lo cual se deduce elementos resistivos con tolerancias de 10% afectarían en gran medida la calidad del filtro, así que se optó por cambiar el circuito usado por el modelo ajustado doble T [14], que ofrece una mejora en cuanto a calidad se refiere.

#### **Diseño del filtro Twin t Notch:**

La función de transferencia del filtro pasa baja cambiada para filtro rechaza banda:

Ecuación 10 Despeje para el factor Q de un filtro NOTCH; Fuente: [17]

$$H(s) = \frac{s^2 + \omega_0^2}{s^2 + 4\omega_0^2(1 - K)s + \omega_0^2}$$

Donde:

$\omega_0$  = frecuencia de corte normalizada.

$$K = 1 - \frac{1}{4Q}$$

$$Q = \frac{F(\text{notch})}{\text{Ancho de banda a } -3\text{dB}}$$

Dado estos parámetros tenemos que:

Ecuación 11 Función transferencia filtro NOTCH; Fuente: [17]

$$H(s) = \frac{s^2 + \frac{1}{RC}}{s + \frac{1}{RC} \left( 1 - \frac{R5}{R4 + R5} \right) s + \frac{1}{RC}}$$

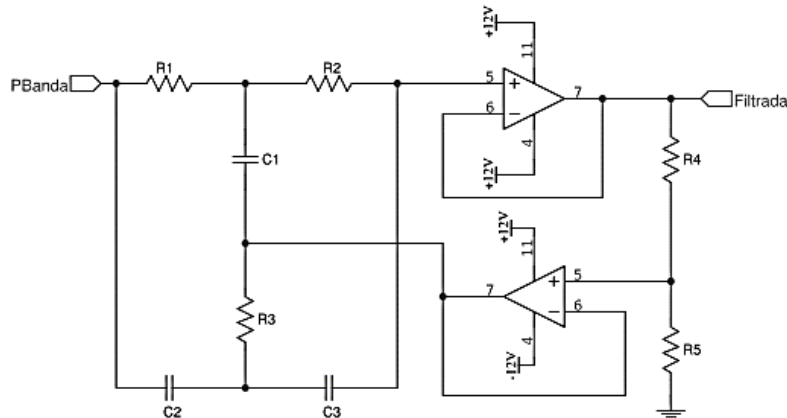


Figura 30 Filtro rechaza banda modelo Twin T Notch;

Fuente: autores.

Para el cálculo de los elementos se usó los valores  $R'$  y  $C$ , se calcula los parámetros  $R1$  a  $R5$  a partir de:

Ecuación 12 Despeje para cálculo de componentes filtro Notch; fuente: [17]

$$F_0 = \frac{1}{2\pi CR}$$

$$k = 2\pi F_0 C$$

$$R = \frac{1}{k} = R1 = R2 = 2R3 \quad ; \quad C = C1 = C2 = \frac{C3}{2}$$

$$R5 = KR' \quad ; \quad R4 = (1 - K)R'$$

Se escogieron valores normalizados al 0.1% para resistencias y 5% para capacitores, por lo tanto, se seleccionó a  $R5=100K\Omega$  y  $C=100nF$  elementos muy fáciles de encontrar en el mercado, a partir de estos valores, un ancho de banda 12hz y una frecuencia central de 60hz se obtuvo los siguientes valores para los componentes:

Valores calculados de los componentes:

<b>R1yR2=26.53K<math>\Omega</math></b>	<b>R3=13.26K<math>\Omega</math></b>	<b>R4=5.26K<math>\Omega</math></b>	<b>R5=100k<math>\Omega</math></b>
<b>C1yC2=100nF</b>	<b>C3=200nF</b>		

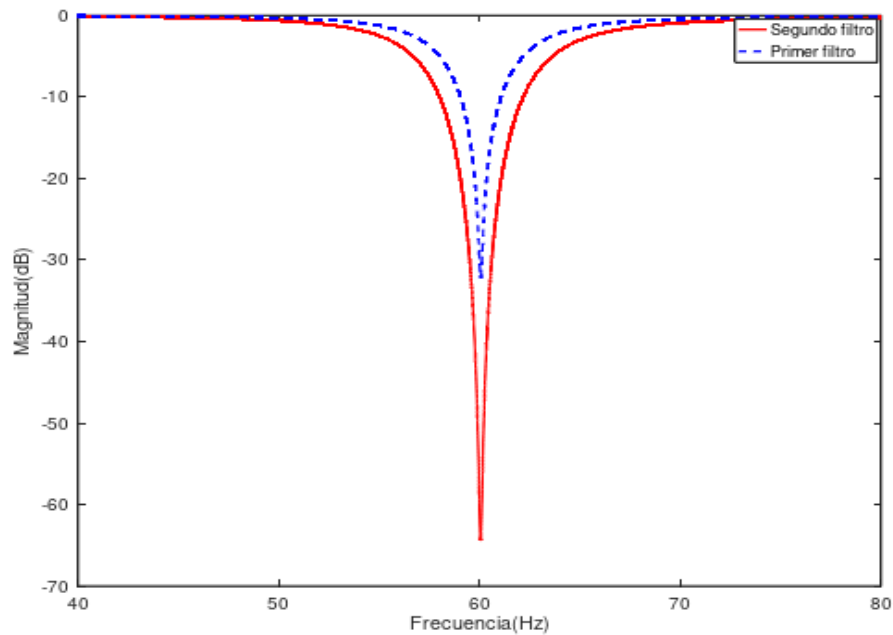
*Tabla 10 Valores calculados; Fuente: autores*

Valores normalizados en el mercado tolerancias al 0.1% resistencias 5% capacitores:

<b>R1yR2=26.4K<math>\Omega</math></b>	<b>R3=13.3K<math>\Omega</math></b>	<b>R4=5.23K<math>\Omega</math></b>	<b>R5=100k<math>\Omega</math></b>
<b>C1yC2=100nF</b>	<b>C3=200nF</b>		

*Tabla 11 Valores comerciales del filtro*

Una vez calculado el filtro se evaluó su calidad mediante una simulación y el análisis Montecarlo de los elementos obteniendo el siguiente resultado.



*Figura 31 Respuesta del filtro en el rango de tolerancia;  
Fuente: autores;*



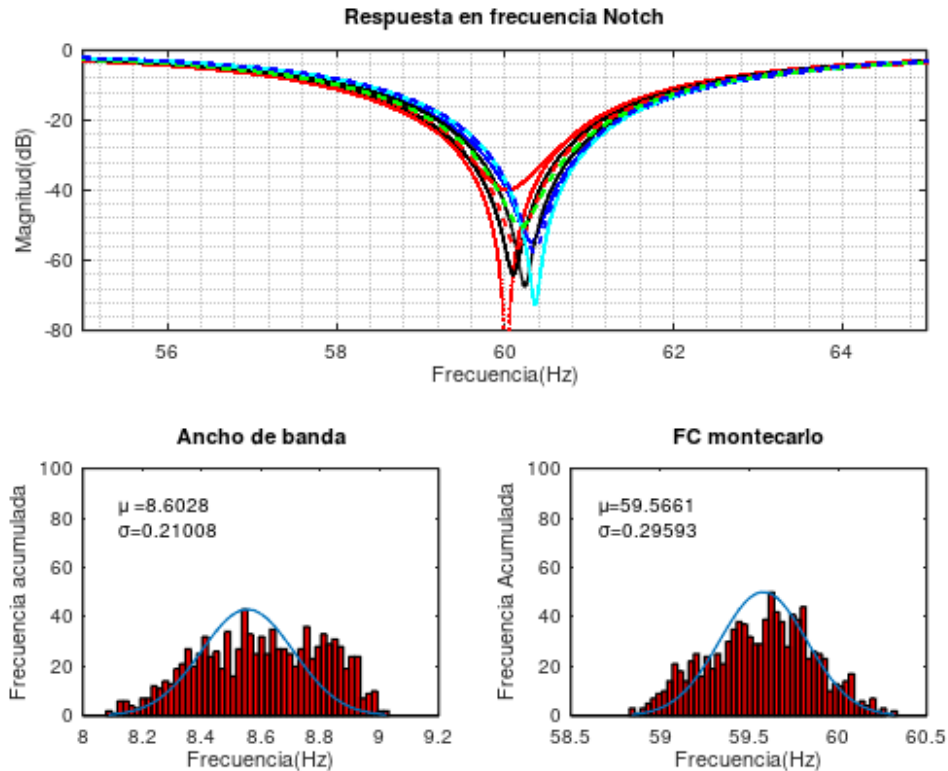


Figura 32 Comportamiento de filtro Notch usando prueba Montecarlo;  
Fuente: autores.

La Figura 31 es la salida del filtro variando aleatoriamente los valores de los elementos dentro del rango de tolerancia, el filtro tiene un ancho de banda bajo pero su máximo de atenuación se ve afectado en gran medida por los componentes, siendo el caso más crítico de 21dB, por esa razón cual se agregó un segundo filtro en cascada con las mismas características, aprovechando que el empaquetado **TL084** cuenta con 4 amplificadores operacionales. Al agregar la segunda etapa se mejora la calidad de filtrado mejorando la atenuación mínima a 50dB en el peor de los casos, además el ancho de banda se amplía a 8.3Hz, presentando una variación de la frecuencia de rechazo en 59.56Hz; pero no alcanza a llegar a la frecuencia de 40Hz que es donde existen componentes de la señal ECG.

Para verificar el efecto de filtrado Notch, se tomó una señal del repositorio [31]; adquirida por un equipo médico que cumple con los estándares AAMI\_EC; esta señal es perturbada por varias señales Figura 34, que simulan ser el ruido definido en la sección de marco teórico.

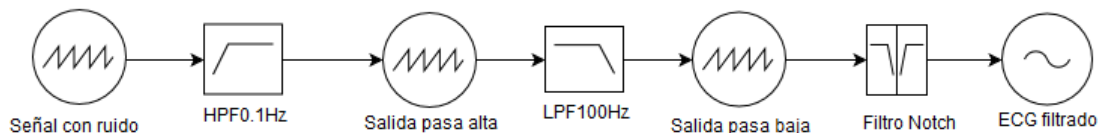


Figura 33 Proceso de filtrado ejecutado; Fuente: autores.

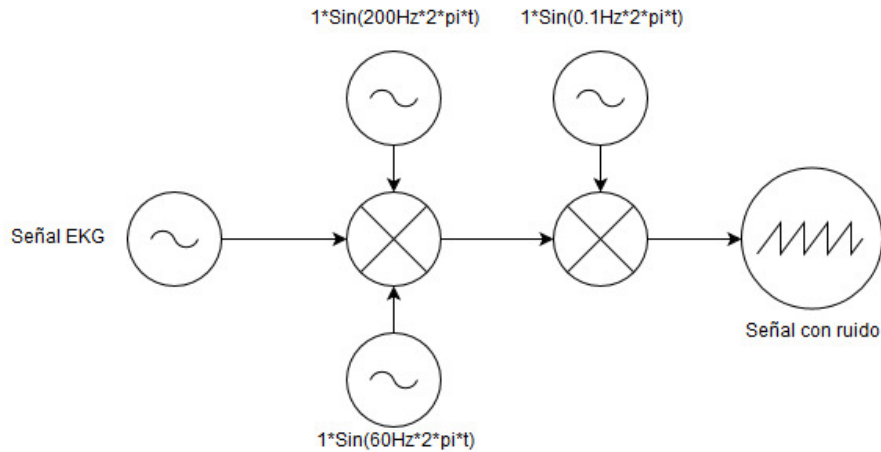
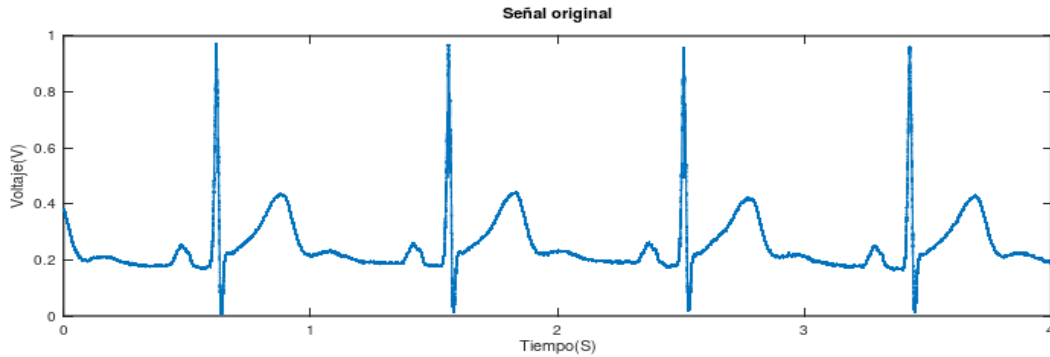
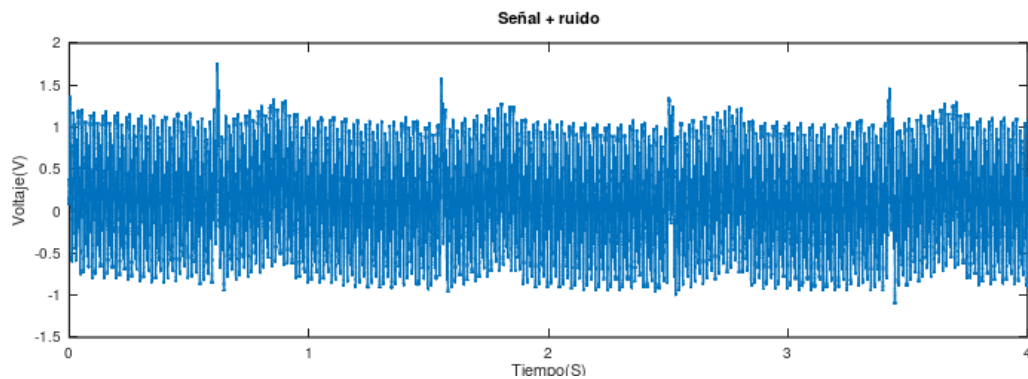


Figura 34 Proceso de perturbación de la señal de repositorio AAMI\_EC; Fuente: autores

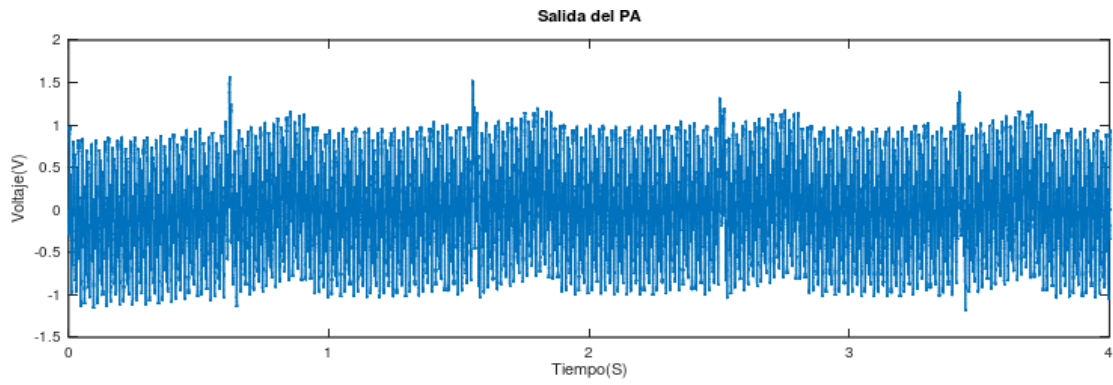
En la Figura 35 el ruido agregado es una señal seno con amplitud de 1Vpp, este rango es usado, como un caso crítico de interferencia, aunque generalmente el pico de voltaje es de 0.2Vpp, en el medio la salida de la primera etapa de filtrado (filtro pasa alta y pasa alta) y abajo la señal entregada final; se puede apreciar que el filtrado por dos etapas elimina la información agregada por la red eléctrica. La Figura 36 corresponde a la FFT de las señales de la Figura 35 donde se muestra la caída del pico formado en el punto de 60Hz, un detalle con respecto a la señal de referencia tomada es que al ser una muestra tomada en una red Europea presenta un ruido de 50Hz.



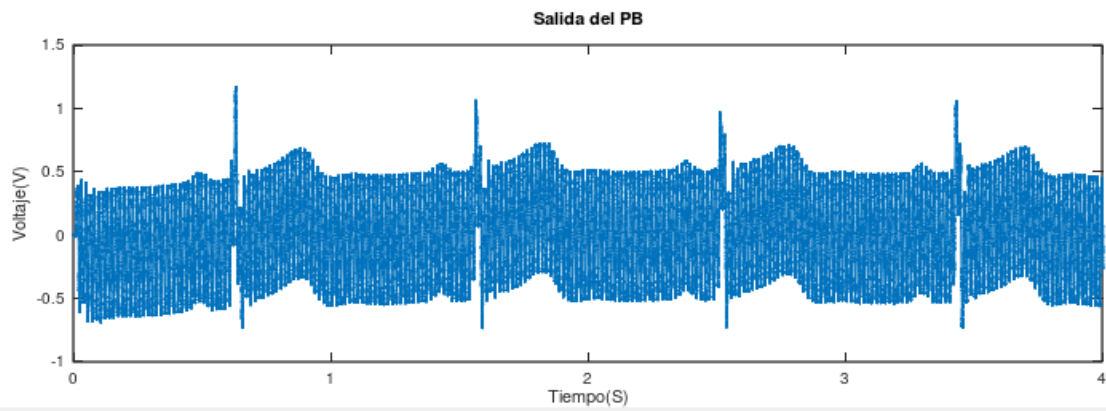
(a)



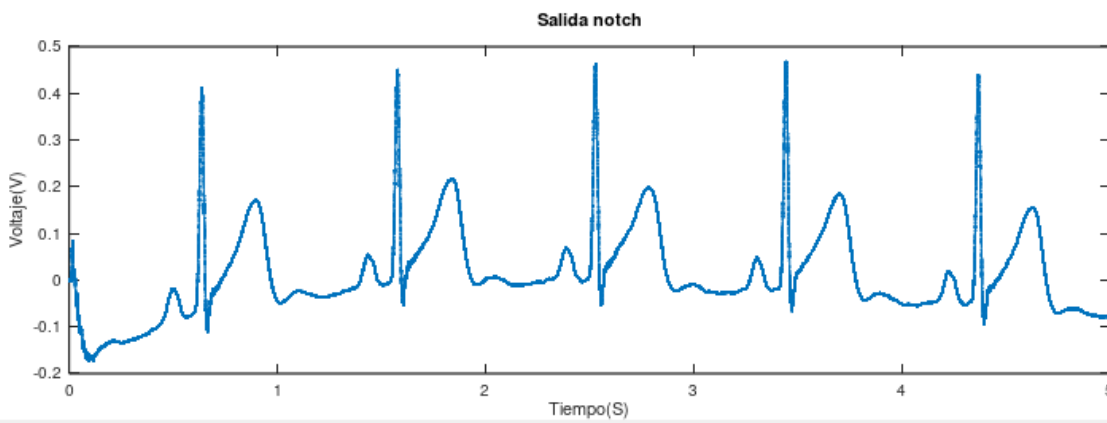
(b)



(c)



(d)



(e)

Figura 35 Respuesta en el tiempo simulada en LTSPICE; (a) Señal ECG original; (b) Señal perturbada; (c) Señal del filtro pasa alto; (d) Señal del filtro pasa bajo; (e) Señal del filtro final; Fuente: autores.

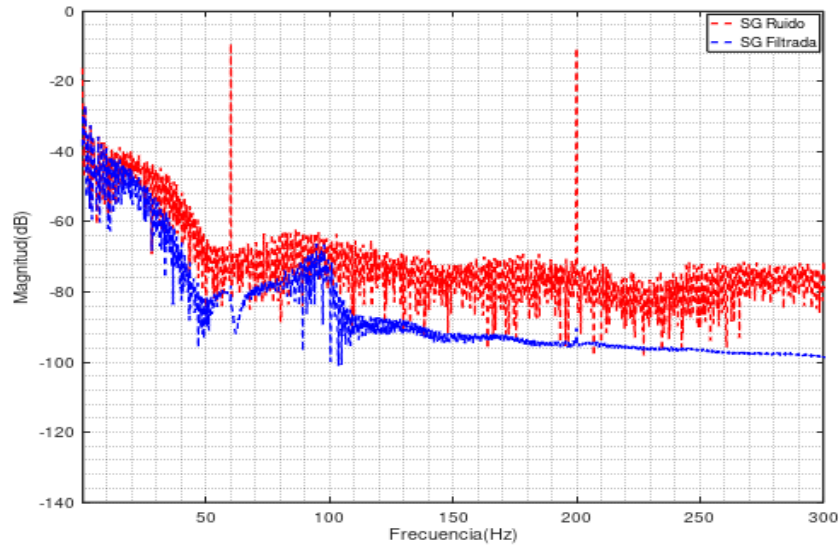


Figura 36 Transformada rápida de Fourier filtro Notch;

Fuente: autores.

Con el filtro definido y evaluado con sus componentes comerciales, la etapa de preprocesamiento queda finalizada, la Figura 35(e), consiste en la ejecución la etapa de filtrado sobre una señal ECG a la cual se le ha sumado los tipos de ruido que generalmente se presentan al momento de captarla, línea base (0.5Hz), red eléctrica (60Hz) y temblor muscular (200Hz) como se ilustra en la Figura 34.

Al realizar la medición de voltaje se tiene que el filtro tiene una pérdida máxima de -3.883dB en la zona de transición del filtro Notch y una perdida promedio de -1dB respecto a la señal original está perdida se tiene en cuenta para la siguiente etapa de adecuación para el microcontrolador.

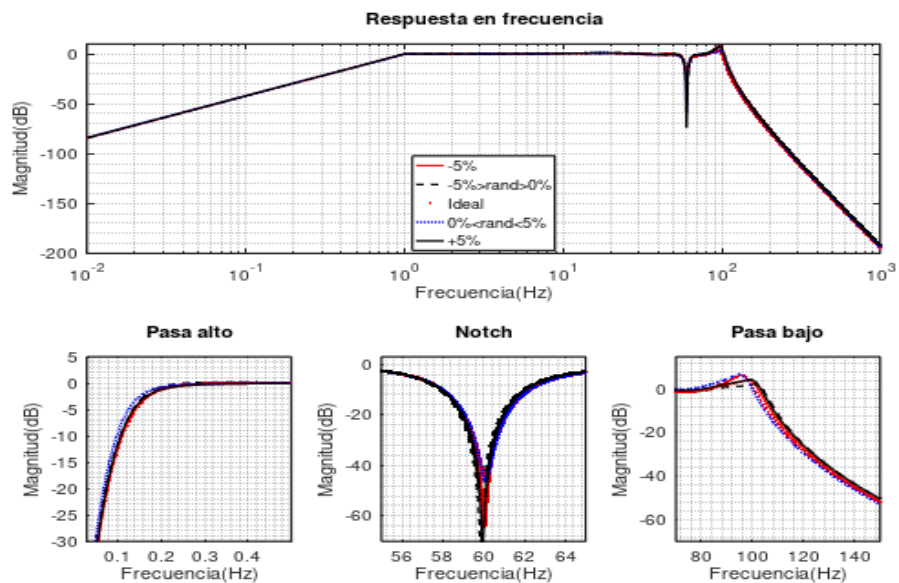


Figura 37 Respuesta en frecuencia de la etapa de filtrado simulado en LTSPICE modo monte Carlo; Fuente: autores.

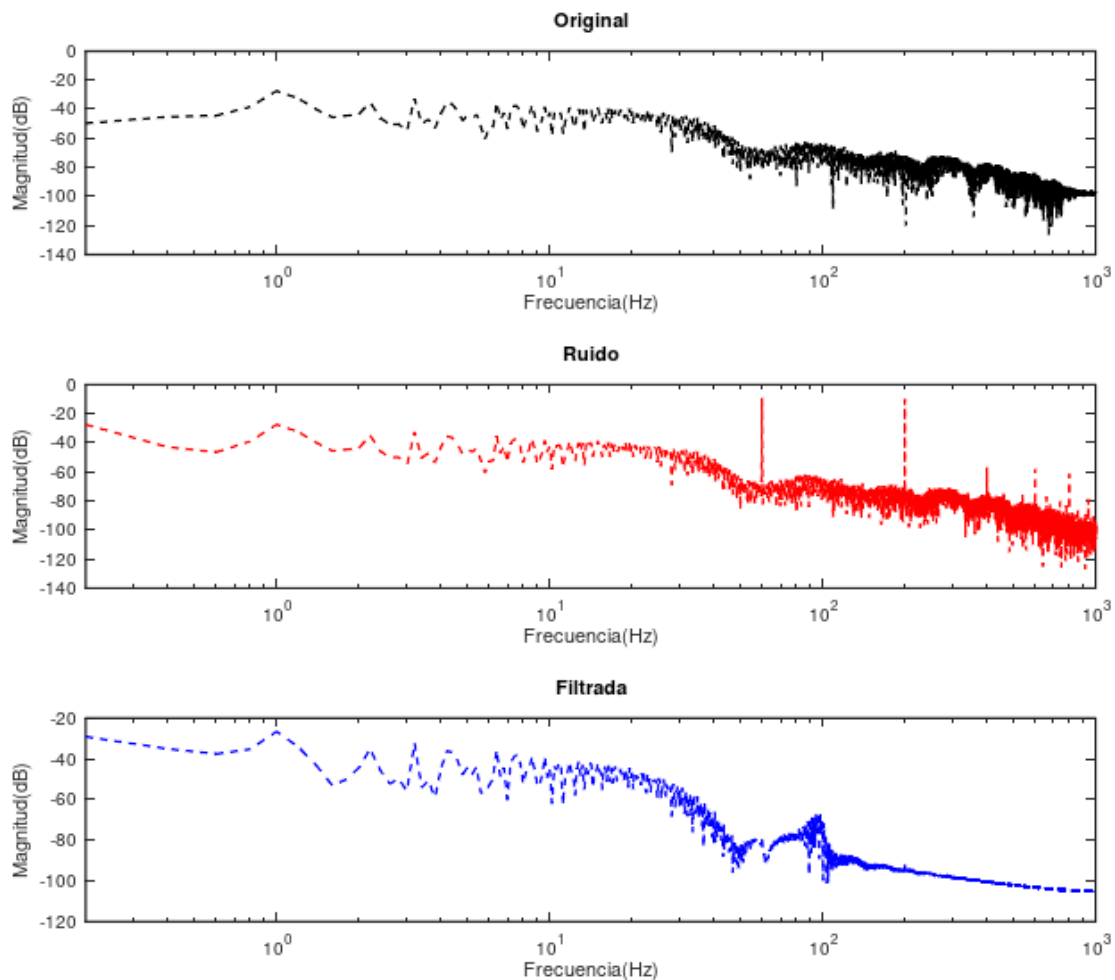


Figura 38 FFT señal; Fuente: Autores.

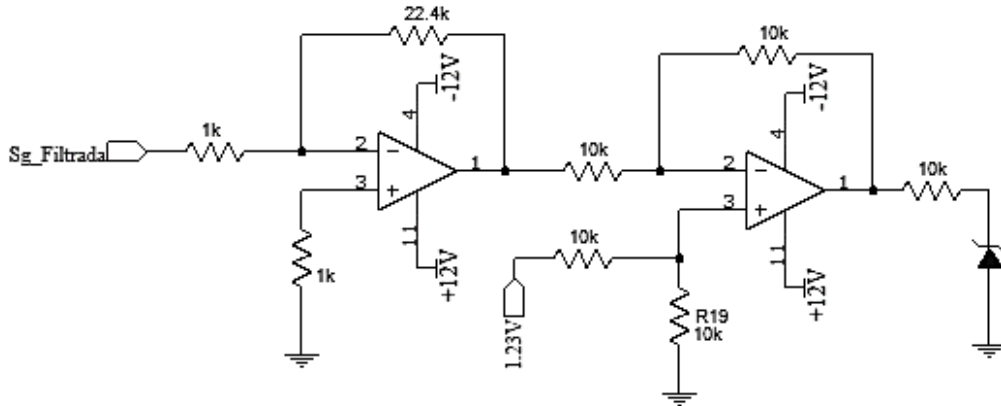
### 5.1.3.2. Adecuación de la señal para digitalización:

El microcontrolador utilizado posee 12 canales de entrada analógica, pero estos tienen un rango de 3.3V, por lo cual se requirió la adecuación de la señal para ingresar al dispositivo, además como medida de protección se usó un diodo Zener como limitador, creando una ventana entre 3.4v y -0.6v para evitar daños en el puerto, las etapas de adecuación consisten en inversión y amplificación dependiendo la salida de voltaje del filtro, subida de voltaje y fijación de nivel de referencia cero.

#### Amplificación:

La señal a la salida de la etapa de filtrado, presenta una atenuación aproximada a 1dB, debido a que la primera etapa de amplificación es de 40dB, para llevar la señal a el rango de 3V se debe amplificar un total de 2000 veces es decir 66.021dB por lo cual falta 25.21dB para llegar a este rango, lo que equivale a una ganancia de 22.4 veces:

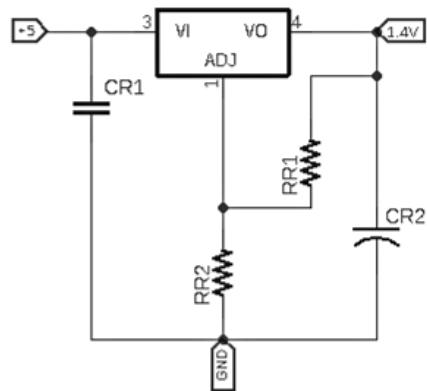
Se configuró un amplificador operacional como amplificador inversor a la amplitud deseada **Figura 39**, los componentes usados para el amplificador cuentan con una tolerancia del 0.1% pues es en este estándar donde hay varios tipos de valores nominales.



*Figura 39 Amplificación y ajuste de nivel;  
Fuente: autores.*

Con el voltaje establecido en un rango adecuado para la adquisición se procedió con el ajuste de offset y límites superior e inferior de voltajes, se configuró un amplificador operacional como sumador para agregar el voltaje offset a la señal que proviene del primer amplificador, al ingresar por la entrada inversora la señal cardiaca por lo cual queda tal y como ingreso antes de ser amplificada más un nivel DC, para la generación de el voltaje de offset se requirió de un regulador de tensión, y así tener un valor estable, también capaz de otorgar la corriente requerida en todas las etapas de nivel de los módulos, la corriente por cada sumador es de 120uA entonces la corriente entregada a todos los módulos es de 960uA.

El integrado LM317 es capaz de suministrar la potencia requerida, sin necesidad de usar disipador de calor. El regulador se ubicó en el módulo de amplificación, dado que desde este punto se distribuye a los módulos de filtrado de las derivaciones.



*Figura 40 Conexión regulador de voltaje LM317;  
Fuente: autores.*

$$RR2 = (RR1/1,2) * (V_{out} - 1,2)$$

#### *Ecuación 13 Calculo resistencia de regulador*

Los valores de CR1 y CR2 son definidos en la hoja de datos del integrado como 100nf y 1uf respectivamente, los capacitores son usados para asegurar estabilidad y eliminar rizado a la entrada y salida del integrado; la resistencia RR2 es calculada mediante la **Ecuación 13** en este caso con un voltaje de selección fijo de **1.24V** y una resistencia de regulador **RR1=10kΩ** se tiene un valor de **RR2 = 605Ω**.

Se usó un diodo Zener como elemento de limitación superior de voltaje, para la protección en caso de que el voltaje diferencial de los amplificadores de instrumentación se afecte al desconectar uno de los electrodos, enviando un voltaje máximo de 3.4V al puerto y un mínimo inferior de -0.6V.

### **5.1.3.3. Etapa de multiplexación (opcional):**

Con el fin de disminuir la cantidad de elementos de acondicionamiento que son requeridos en cada una de las derivaciones se analizó la implementación de una etapa de multiplexación para en las señales intercostales dado que ser captadas con diferencia de tiempo no afecta la calidad de la señal, para su diagnóstico. El uso de multiplexación de señales es un recurso que es aplicado en otros casos tales como la electro encefalografía y en algunos equipos de ECG de monitoreo continuo [32].

Para la multiplexación se utilizó un ADG502, para hacer una rotación, entre las diferentes derivaciones precordiales; en el caso de las derivaciones intercostales, cada derivada es el resultado de la diferencia de potencial entre la **WCT** y un electrodo por lo cual se hace una medición durante unos segundos por cada derivación.

Un factor importante a tener en cuenta al momento de la multiplexación es el efecto de conmutación sobre el filtro análogo, para solventar esta situación se proporciona un tiempo de estabilización entre cada ciclo de cambio de multiplexor.

A2	A1	A0	SALIDA
0	0	0	V1
0	0	1	V2
0	1	0	V3
0	1	1	V4
1	0	0	V5
1	0	1	V6

*Tabla 12 Configuración multiplexor*

El módulo de multiplexación es un recurso extra usado para usar el equipo solamente con dos módulos de filtrado, aun así, en casos de operación como el modo continuo sería mejor con las 12 derivaciones siendo monitoreadas a la vez, pero por motivos económicos el modo alterno de multiplexación es una opción viable.

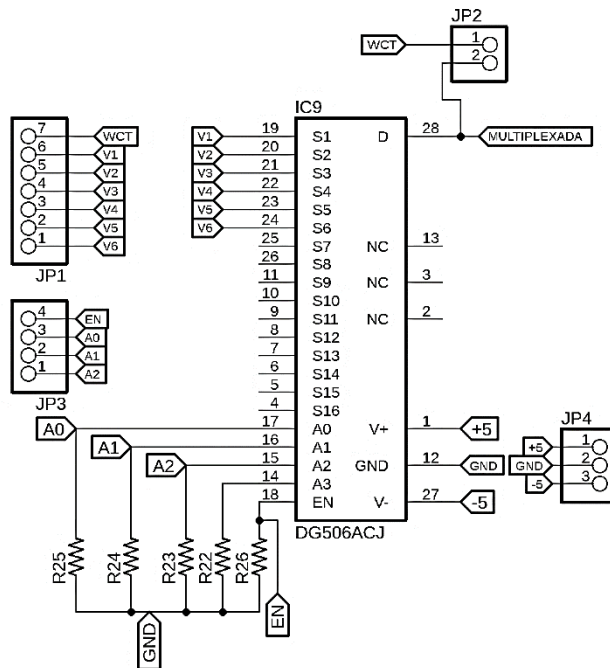


Figura 41 Esquema de módulo de multiplexación;  
Fuente: autores.

#### 5.1.4. PCB Sistema LCEKG:

Dado que el diseño se realizó por módulos, se diseñó un PCB por cada módulo, primero el módulo de protección en él se encuentran los buffers de entrada, la red de Wilson, el circuito de protección de la pierna derecha y la tarjeta STM32 núcleo, luego el módulo de captación y filtrado donde se encuentra el amplificador de instrumentación y la etapa de filtrado, este módulo se diseñó para captar derivaciones pues en el caso de las derivaciones D3 y las precordiales requieren únicamente de D1 y D2; el módulo correspondiente a la energía no requirió diseño, dado que la energía proviene de un dispositivo comercial con un diseño de fábrica.

##### 5.1.4.1. PCB Circuito de protección:

Para el diseño de la placa se analizó las diferentes corrientes que circularía por sus líneas además de la temperatura disipada, la distribución de los componentes se realizó de forma tal que el tamaño sea el menor posible, las características generales del circuito Tabla 13.



*Tabla 13 Características de la placa; Fuente: autores.*

Característica	Valor
<b>Pico máximo de corriente de líneas de potencia</b>	50mA
<b>Pico máximo de corriente de líneas de información</b>	100uA
<b>Separación de líneas de alimentación</b>	0.305mm
<b>Temperatura ambiente</b>	25°C
<b>Máximo crecimiento de temperatura ambiente</b>	6°
<b>Temperatura disipada en regulador de voltaje</b>	1°C

#### Reglas de diseño:

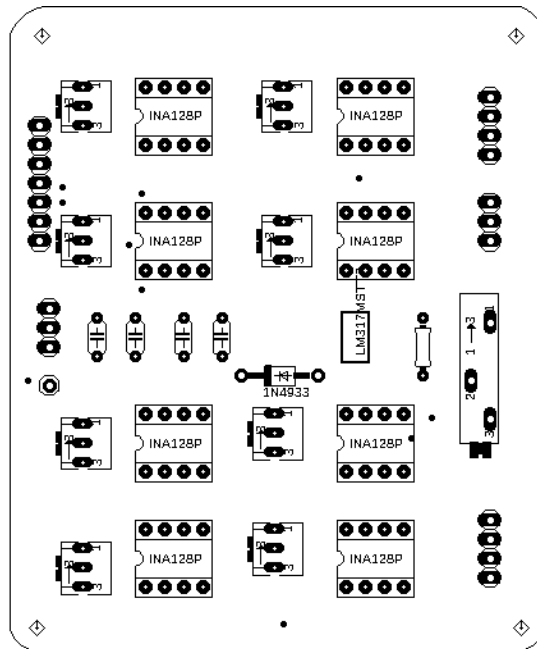
*Tabla 14 Reglas de diseño de la placa; Fuente: autores.*

Parámetro	Valor
<b>Ancho de líneas de transmisión de señales</b>	0.152mm
<b>Ancho de líneas de alimentación</b>	0.305mm
<b>Separación de líneas</b>	0.254mm
<b>Diámetro de vías mínimo</b>	0.3048mm
<b>Diámetro de huecos de taladro</b>	0.35mm
<b>Altura de texto mínimo de serigrafía</b>	0.8128mm
<b>Ancho de texto mínimo de serigrafía</b>	0.1524mm

Definidos los parámetros se continua el diseño en el software EAGLE, primero se creó el esquema del circuito con los componentes con empaquetado comercial existentes, el anexo “**materiales**” contiene la lista de materiales requeridos, así como las características de cada uno de los componentes.

Con el circuito creado se procedió al diseño del PCB, con las reglas de diseño definidas previamente, de forma general el módulo consiste en la protección creada por cada buffer conectado a la entrada de los electrodos, pines de entrada y salida para los voltajes de alimentación a los otros módulos, así como el socket de conexión al microcontrolador.

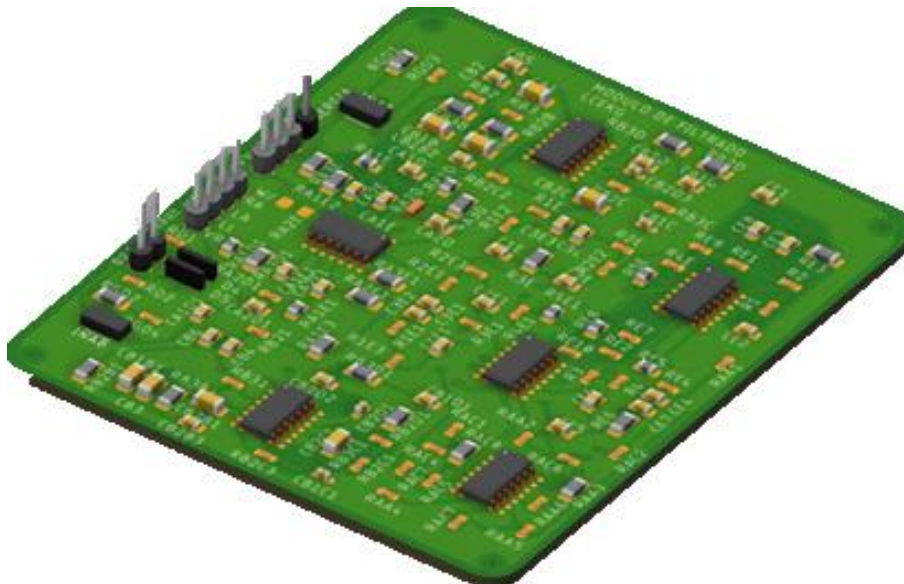




*Figura 44 esquema PCB amplificadores*

Con las placas diseñadas se generaron los archivos contenedores de los modelos CAD para su posterior construcción usando el servicio de **JLPCB** para la fabricación de placas de circuitos.

El software Eagle ofrece la función de generar el modelo 3D del PCB, con tal de tener una mejor visión del resultado final, por lo que importaron las dos placas a la plataforma **FUSION360** de Eagle:



*Figura 45 Modelo 3D EAGLE fusión 360 de placa de filtrado.  
Fuente: autores.*

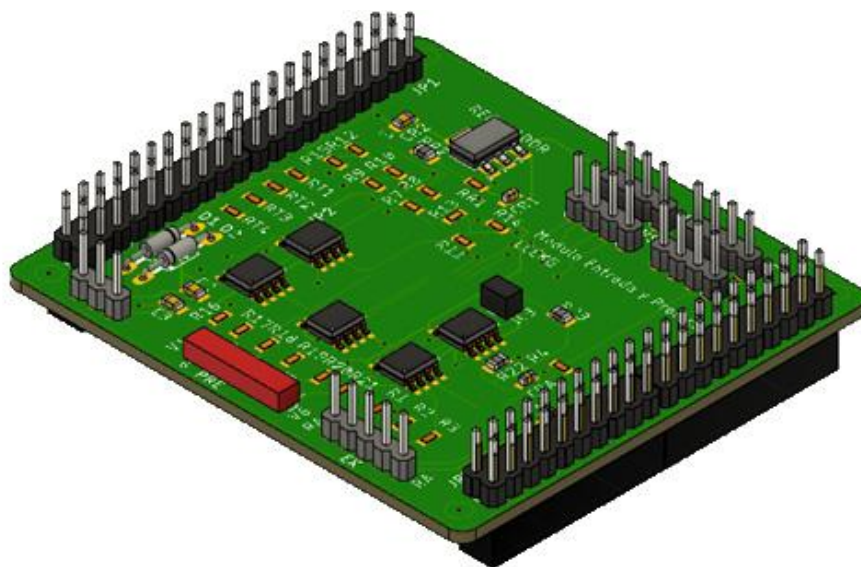


Figura 46 Modelo 3D EAGLE fusión 360 de placa protección vista superior.  
Fuente: autores.

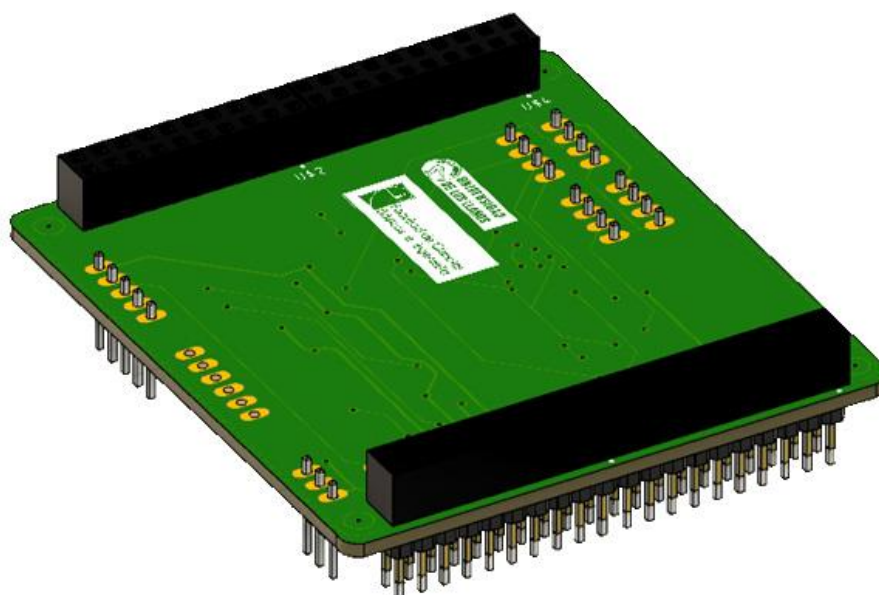


Figura 47 Modelo 3D EAGLE fusión 360 de placa protección vista inferior.  
Fuente: autores.

## 5.2. DISEÑO DE SOFTWARE LCEKG

0101	El programa implementado en la tarjeta controladora debe seleccionar las derivaciones que solicite el computador al sistema
0102	El sistema debe contar con un formato de mensajería para enviar información de la señal al computador
0104	La conexión de comunicaciones entre el módulo de hardware LCEKG y el ordenador local será por conexión serial con 8 bits de datos sin bit paridad y 1 bit de parada a una velocidad de 230400ps
0106	El mensaje tendrá un formato estándar con un tamaño predeterminado para el envío de la información.
0108	El sistema contara con un ADC de 12 bits
0109	El sistema debe tener una sensibilidad de 0,8 mV por cada bit
0110	La información tendrá un tiempo de envío por cada bit de información de 1.085µS
0111	El sistema contara con una frecuencia de muestreo de 1000 Hz
0112	El sistema contara con un temporizador que controle una interrupción que realiza una muestra cada milisegundo
0113	El sistema debe asegurar que el tiempo que tarda el muestreo sea tenido en cuenta al momento de temporizar la captación de la señal
0115	Las interrupciones de captación deberán manejar alta prioridad respecto a las demás operaciones del programa

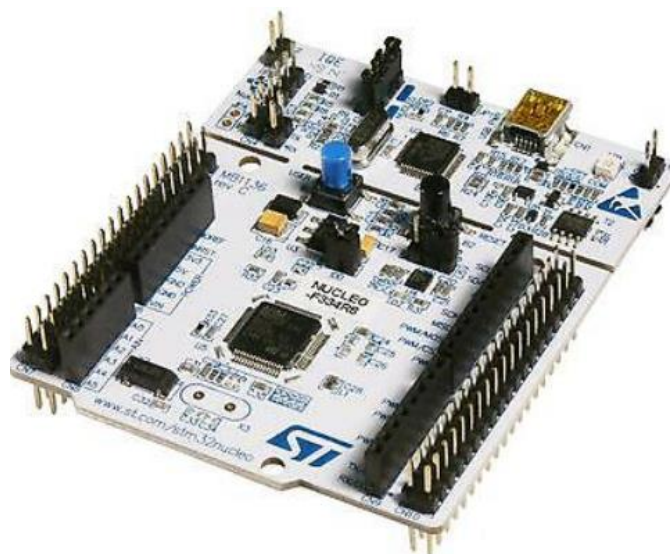
*Tabla 15 Requisitos para el desarrollo de software.*

Para el diseño del software de control y digitalización de las señales producidas por el módulo de captación, basándose en los requisitos de software Tabla 15; las placas de desarrollo de la empresa STM ELECTRONICS modelos STM32f103c8t6 y STM32f402 Núcleo fueron revisadas.

Se llegó a la conclusión de usar la tarjeta STM32f402 por su versatilidad al ser instalada como un componente apilable sobre el módulo de protección, las características técnicas en cuanto a velocidad de procesamiento y el hecho de contar de forma integral un módulo I2C-USB que a su vez funciona como puerto de alimentación por medio del cable USB.

Características técnicas STM32f402 Núcleo:	
	STM32F401RET6 en paquete LQFP64
<b>CPU</b>	CPU ARM®32 bits C�rtex�-M4 con FPU
<b>Velocidad de reloj</b>	Frecuencia de CPU m�xima de 84 MHz
<b>Voltaje de operaci�n</b>	VDD de 1.7 V a 3.6 V
<b>Memoria Flash</b>	512 KB Flash
<b>Memoria SRAM</b>	96 KB SRAM
<b>GPIO</b>	50 con capacidad de interrupci�n externa
<b>ADC</b>	ADC de 12 bits con 16 canales
<b>RTC</b>	si
<b>Temporizador de control avanzado</b>	si
<b>Temporizadores de uso general</b>	7
<b>Temporizadores de vigilancia</b>	2
<b>USART / UART</b>	4
<b>I2C</b>	3
<b>SPI</b>	3
<b>SDIO</b>	si
<b>USB</b>	USB 2.0 OTG FS

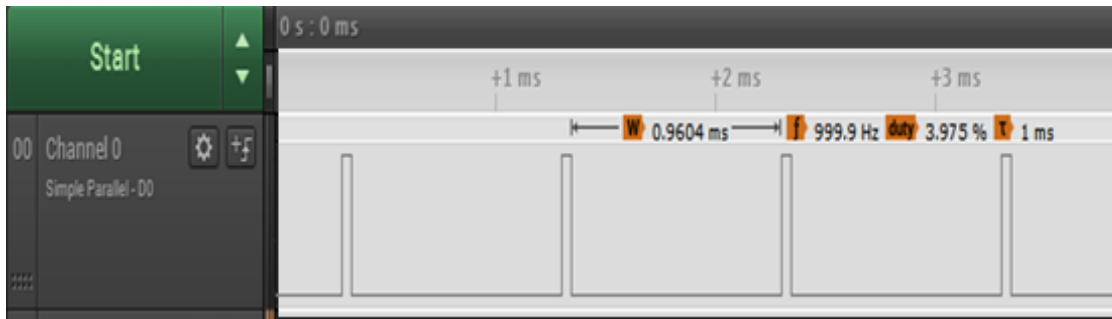
*Tabla 16 Caracter sticas de la placa STM32f402 N cleo; Fuente: autores.*



*Figura 48 STM32f402 N cleo; Fuente: autores.*

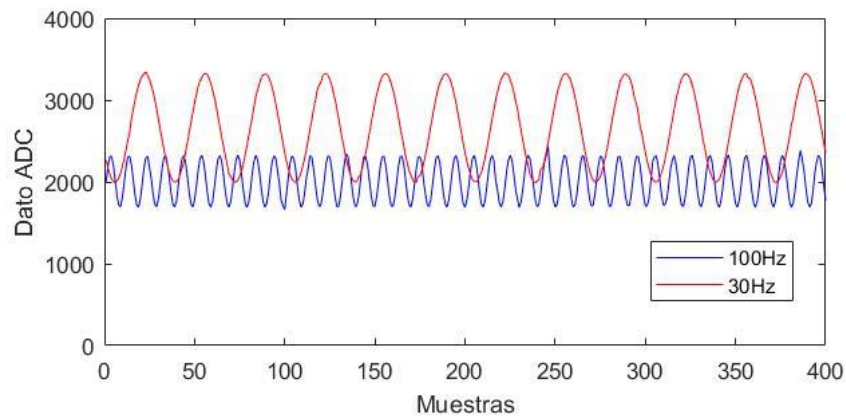
### 5.2.1. Definici n de proceso de muestreo:

Se desarroll  un algoritmo para digitalizar 2 se ales an logas, con una frecuencia de muestreo de 1Khz, el objetivo de asegurar que la captura se realiza en una periodicidad controlada, se us  un analizador l gico. Los resultados obtenidos se visualizan en un formato de tren de pulsos entre cada muestra captada Figura 49; aqu  se observa que el tiempo entre cada pulso que representa el muestreo es de 999.9Hz.

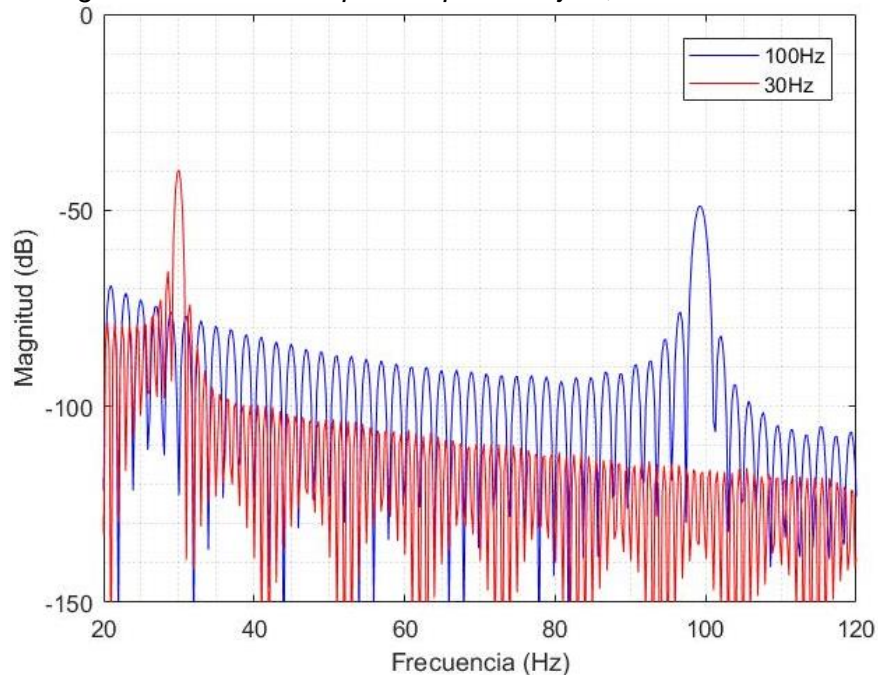


*Figura 49 Pulso de muestreo para señales análogas; Fuente: autores.*

Con la frecuencia de muestreo asegurada, la información obtenida de los canales análogos se almacenó en vectores, para después ser enviadas y visualizadas por un monitor serial, los datos obtenidos fueron exportados a Octave para su análisis en frecuencia mediante la FFT de las señales, los resultados de la son las 2 señales análogas adquiridas.



*Figura 50 Señales adquiridas por la tarjeta; Fuente: autores.*



*Figura 51 FFT 100 Hz y de 30 Hz captada por tarjeta; Fuente: autores.*



De la Figura 50 y Figura 51 se entiende que la tarjeta puede operar múltiples puertos análogos sin causar desfases al adquirir las señales, el componente existente cerca de las bajas frecuencias es debido al voltaje DC agregado para poder ingresar la información al microcontrolador; además al capturar múltiples señales analógicas no existe remanente entre cada uno de los puertos que adquieren la información

### 5.2.2. Definición de formato de mensajería:

Como el muestreo quedo establecido, se continuo con la operación de envío de las señales mediante el puerto serial a la vez que se adquiere la información. Asumiendo una velocidad de transmisión de 230400 baudios por segundo, velocidad tomada según lo definido en el anexo **ICD** de formato de mensajería. Una vez captada y adecuada la información se envía por medio de la comunicación serial al PC.



*Figura 52 Duración envío de mensaje y muestreo de la señal;*

*Fuente: autores.*

La Figura 52 corresponde son los trenes de pulsos obtenidos, el superior describe la duración entre cada captación de los 8 canales análogos y el inferior es el tiempo que tarda el mensaje enviado al finalizar la captación, el mensaje contiene información de los 8 puertos analógicos, se puede apreciar que la distancia entre cada muestra adquirida no se ve afectada por el uso de puerto serial, por lo que el muestreo se puede llevar a la vez que la comunicación.

### 5.2.3. Codificación:

la información adquirida tiene un valor de 0 a 4095, por lo tanto, para enviar por el puerto serial como una cadena de caracteres tomaría 32 bit por cada señal enviada, lo cual haría un ancho de mensaje total de 256 bit al enviar las 8 señales correspondientes a las derivaciones; es así que se definió un formato de codificación tomando las unidades de milésimas y centenas agrupadas y las unidades de decenas y unidades, en paquetes de 8 bit por cada pareja.

El mensaje es enviado en forma de caracteres por el puerto serie, como los caracteres legibles empiezan desde el valor 32 en la tabla ASCII, entonces a los valores se le suma 32.

El siguiente ejemplo muestra cómo se codifica una señal adquirida:

$$V. Captado = 2986$$

Valor que se obtiene del ADC.



*Ecuación 14 Cálculo de mayor peso de la señal; Fuente: Autores.*

$$\text{Milésimas y Centenas} = \frac{V. \text{ Captado}}{100}$$

$$\text{Milésimas y Centenas} = \frac{2986}{100}$$

$$\text{Milésimas y Centenas} = 29$$

Del valor resultante de la operación de cálculo para Milésimas y Centenas se toma solamente el valor entero.

*Ecuación 15 Cálculo de menor peso de la señal; Fuente: autores.*

$$\text{Decenas y Unidades} = V. \text{ capturado} - ((M \text{ y } C) * 100)$$

$$\text{Decenas y Unidades} = 2986 - (29 * 100)$$

$$\text{Decenas y Unidades} = 86$$

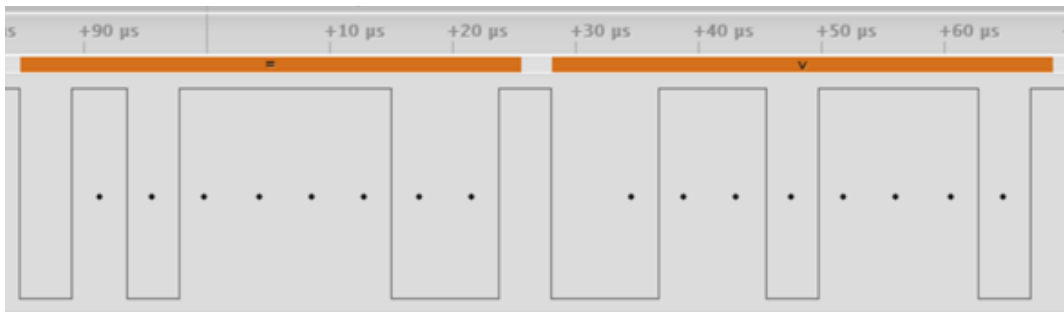
$$\text{Milésimas y Centenas} = (\text{Milésimas y Centenas}) + 32$$

$$\text{Milésimas y Centenas} = 61$$

$$\text{Decenas y Unidades} = (\text{Decenas y Unidades}) + 32$$

$$\text{Decenas y Unidades} = 118$$

$$\text{msj Enviado} = " = v"$$



*Figura 53 Señal codificada visualizada con el analizador lógico; Fuente: Autores.*

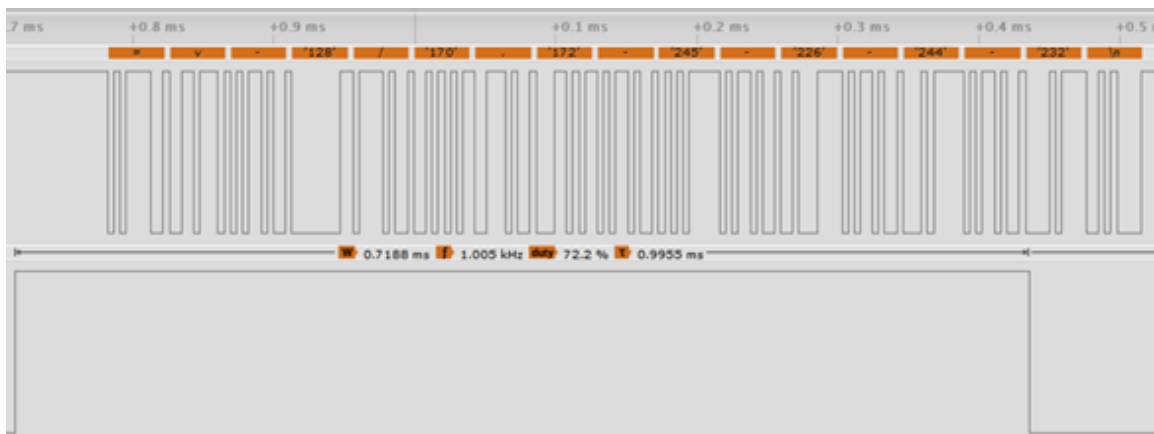
#### 5.2.4. Formato de transmisión:

una vez codificada todas las señales se procede a su envío, según el formato de mensajería descrita a continuación:

*Tabla 17 Formato de mensaje codificado; Fuente: Autores.*

Señal	Contenido (8 bit / carácter)	Señal	Contenido (8 bit / carácter)
D1	[(MyC)(DyU)]	V4	[(MyC)(DyU)]
D2	[(MyC)(DyU)]	V5	[(MyC)(DyU)]
V1	[(MyC)(DyU)]	V6	[(MyC)(DyU)]
V2	[(MyC)(DyU)]	\n	\n
V3	[(MyC)(DyU)]		

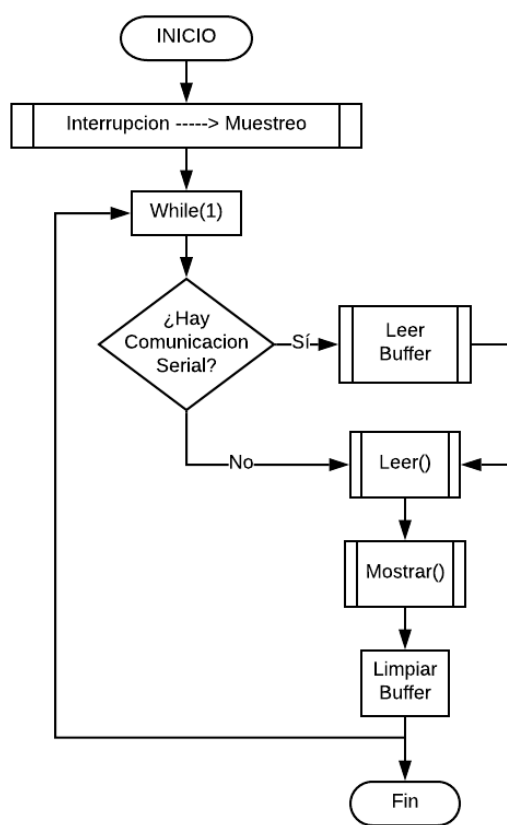
Siguiendo el ejemplo anterior enviando el número 2986 en el espacio de D1 se obtiene el siguiente mensaje.



*Figura 54 Formato de envío de mensaje captado desde el analizador lógico; Fuente: Autores.*

Algoritmo de software LCEKG:

El siguiente diagrama de flujo, fue desarrollado para explicar la forma de operación del código implementado en la placa controladora [33]. Es así que se desarrolló el siguiente diagrama de flujo:



*Figura 55 Función principal del programa; Fuente autores.*

El algoritmo inicia configurando las interrupciones, luego crea las variables de control para puerto serial, se define los pines analógicos y digitales; asignando 8 puertos a cada ADC y 5 salidas digitales. Finalmente se asigna la función **Mostrar ()** a la interrupción del temporizador, que es ejecutada cada 1ms para el muestreo de la información.

La Figura 55 corresponde al algoritmo principal de control, donde se configura el puerto de comunicación serial, se inicia las lecturas analógicas asociando los registros del puerto análogo a las variables, se enlaza la función Muestreo con el temporizador y limpia el buffer del puerto serial.

Durante el ciclo de comunicación se revisa en buffer serial verificando un mensaje de configuración, dado el caso de haber una señal se inicia la función leer\_buffer () encargada de configuración de mensajería. La función leer () es donde es adecuada la información de los puertos analógicos para enviar según el formato de mensajería.

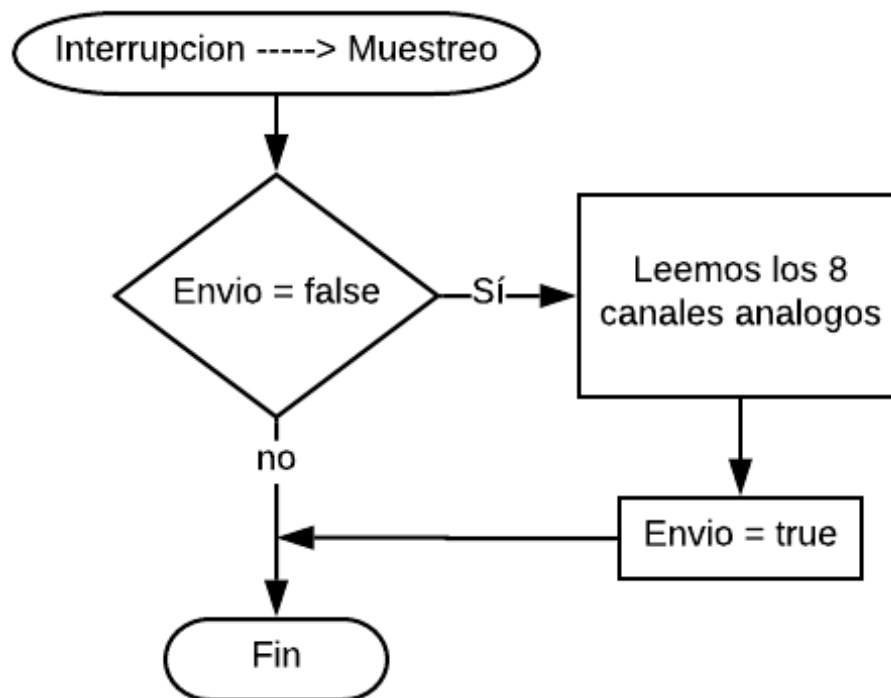


Figura 56 Función Muestra (); Fuente: autores.

La función **Muestra()** es la encargada del muestreo, aquí se almacena la información de los puertos análogos en sus respectivas variables, y se habilitan banderas que informan que el muestreo ha sido realizado.

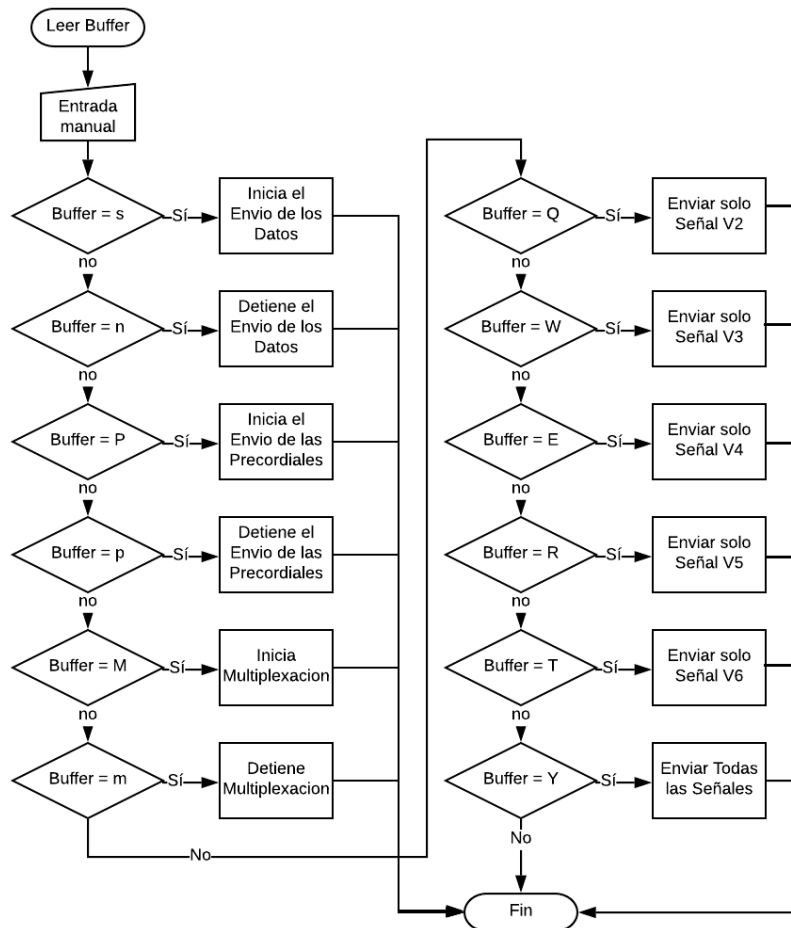


Figura 57 Función leer\_buffer (); Fuente autores

En esta función se toma lo adquirido por el buffer del puerto serial y se adecua según el formato de mensajería, habilitando banderas para acciones posteriores, según la siguiente tabla:

Tabla 18 Mensajes esperados por el programa; Fuente: autores

Mensaje	Acción
<b>s</b>	Habilita bandera para iniciar captación del ADC
<b>n</b>	Habilita bandera para detener captación del ADC
<b>P</b>	Habilita bandera para inicio de precordiales
<b>p</b>	Habilita bandera detener envío de precordiales
<b>M</b>	Inicia multiplexación
<b>m</b>	Detiene multiplexación
<b>Q</b>	Envía solo la Señal V2
<b>W</b>	Envía solo la Señal V3
<b>E</b>	Envía solo la Señal V4
<b>R</b>	Envía solo la Señal V5
<b>T</b>	Envía solo la Señal V6
<b>Y</b>	Envía Todas las Señales

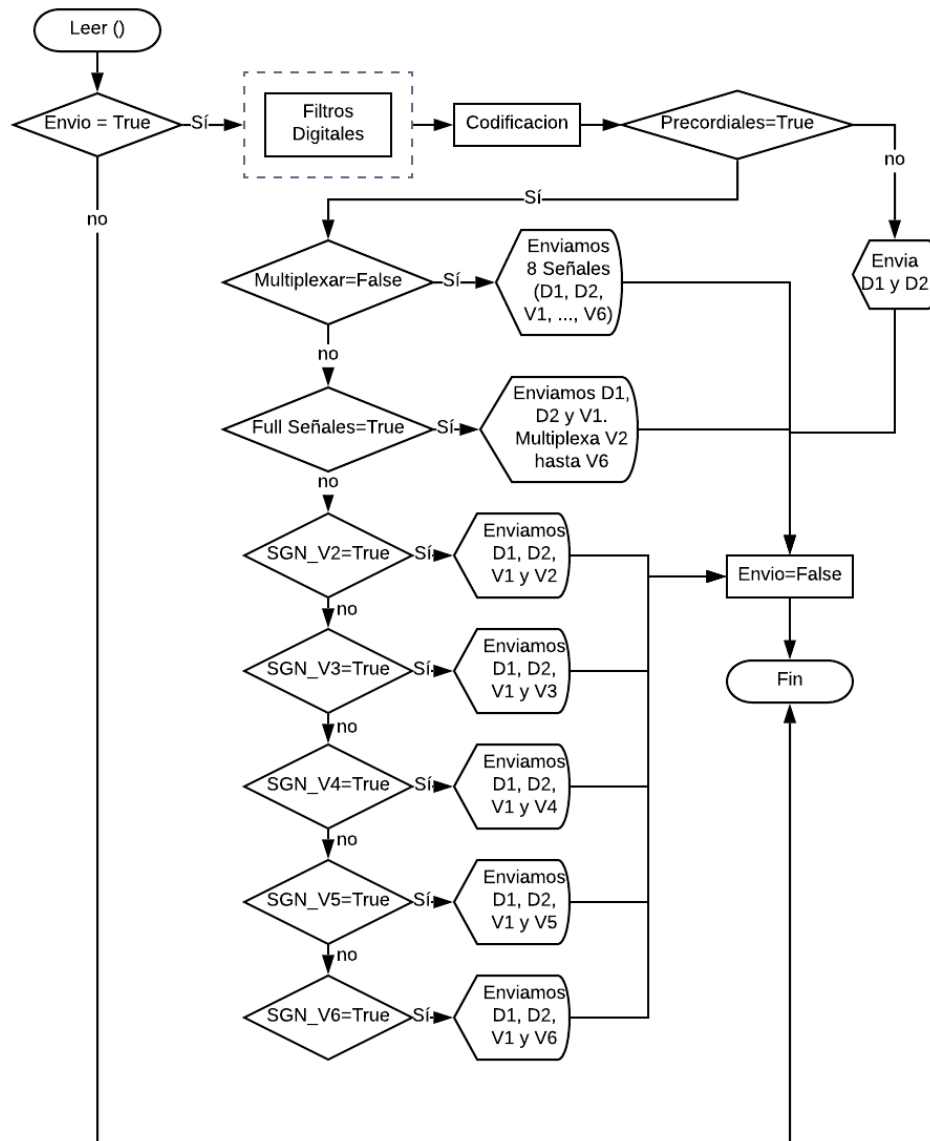


Figura 58 Función leer (); Fuente: autores.

Si la bandera de envío “proveniente de la función Muestra()” está en alto entonces se ejecuta el filtrado digital y codificación de información, luego se pregunta si las precordiales se encuentran habilitadas, de ser así, se verifica la bandera de multiplexación por lo cual se envía solamente D1,D2,V1 y Vx la cual es una multiplexación de V2-V6 con tiempos de 1s por señal, en función del valor que acompaña al mensaje de multiplexación , de no ser así se envía un mensaje de 8, señales D1,D2,V1-V6.

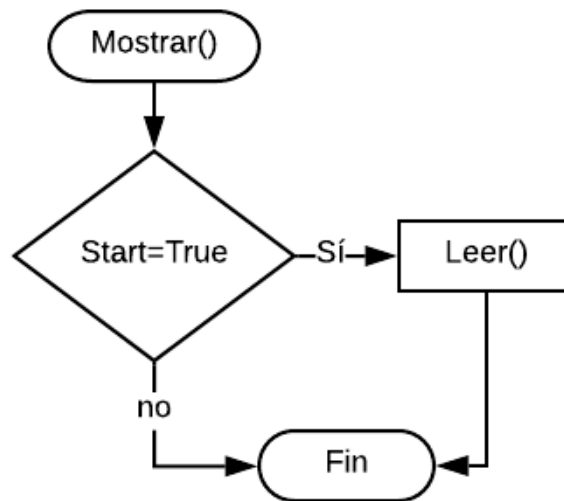


Figura 59 función muestreo; Fuente: Autores.

### 5.2.5. Cálculo de derivaciones amplificadas y D3:

El circuito de captación está diseñado únicamente para captar 8 derivaciones las cuales son D1, D2 y V1 hasta V6, donde las otras faltantes son calculadas matemáticamente, usando las siguientes ecuaciones:

*Ecuación 16 Calculo para D3 y derivaciones amplificadas. [34]*

$$D3 = D2 - D1$$

$$aVR = -\frac{D1 + D2}{2}$$

$$aVL = \frac{D1 - D3}{2}$$

$$aVF = \frac{D2 + D3}{2}$$

estas operaciones son realizadas en la interfaz de usuario donde se recibe la información de esta manera el ancho de mensaje enviado por el puerto serial se reduce a 8 señales.

### 5.2.6. Código plataforma MBED:

El código que se hizo en el entorno de desarrollo MBED para la tarjeta Núcleo F401RE se divide en cinco fases.

la primera fase es el de captar los valores de la señal EKG suministrada a los puertos análogos de la tarjeta antes mencionada.

*Tabla 19 Lectura de los puertos análogos; Fuente: Autores*

1	Establecer DatoADC_0 igual a leer puerto análogo adc0
2	Establecer DatoADC_1 igual a leer puerto análogo adc1
3	Establecer DatoADC_2 igual a leer puerto análogo adc2
4	Establecer DatoADC_3 igual a leer puerto análogo adc3
5	Establecer DatoADC_4 igual a leer puerto análogo adc4
6	Establecer DatoADC_5 igual a leer puerto análogo adc5
7	Establecer DatoADC_6 igual a leer puerto análogo adc6
8	Establecer DatoADC_7 igual a leer puerto análogo adc7

La segunda fase se encarga de filtrar las señales capturadas por el ADC de la tarjeta, después que se habilita la bandera de envío se ejecuta filtrado digital para cada una de las señales análogas, se empleó un filtro digital Notch y filtro digital IIR pasa bajas.

*Tabla 20 Filtrado digital de la señal de las derivadas captadas; Fuente: Autores*

1	Establecer data_in_0 igual a DatoADC_0
2	
3	Establecer DatoADC_0 igual al retorno de la función del filtro Notch pasándole
4	por parámetro data_in_0
5	
6	Establecer DatoADC_0 igual al retorno de la función del filtro pasa bajas digital
7	de orden 6 pasando por parámetro DatoADC_0
8	
9	Repitiendo el proceso para cada una de las señales
10	

La tercera fase es el de codificar el mensaje a enviar, guardando los valores en dos variables por cada señal.

*Tabla 21 Codificación de las señales; Fuente: Autores*

1	Establecer bio[0][io] igual a DatoADC_0 multiplicado por 4095
2	Establecer a[0] igual a bio[0][io] dividido entre 100
3	Establecer b[0] igual a bio[0][io] menos a[0] por 100
4	Establecer a[0] igual a a[0] mas 32
5	Establecer b[0] igual a b[0] mas 32
6	
7	Establecer bio[1][io] igual a DatoADC_1 multiplicado por 4095
8	Establecer a[1] igual a bio[1][io] dividido entre 100
9	Establecer b[1] igual a bio[1][io] menos a[1] por 100
10	Establecer a[1] igual a a[1] mas 32
11	Establecer b[1] igual a b[1] mas 32
12	
13	Repetimos el proceso para cada una de las señales

La cuarta fase consiste en el envío de los datos almacenados en vectores a la interfaz gráfica; la cual se realizó en Processing 3. El mensaje enviado depende de las banderas de configuración establecidas por el usuario, D1 y D2 son señales que siempre son enviadas, el usuario puede configurar el envío V1 hasta V6, otra opción definida para el envío de las señales precordiales es enviar V1, multiplexando las señales restantes (V2 hasta V6).

*Tabla 22 Ejecución de envío del mensaje; Fuente: Autores*

1	Si BAN_SGN_1 es verdadero entonces
2	Si multiplexar es falso entonces
3	Enviamos por serial los caracteres almacenados en a[0], b[0] hasta a[7], b[7]
4	Si no, entonces
5	Si Con_multi es menor o igual a 1000 entonces
6	Establecer Pin_MTX1 igual a 1
7	Establecer Pin_MTX1 igual a 0
8	Establecer Pin_MTX1 igual a 0
9	Enviamos por serial los caracteres almacenados en a[0], b[0] hasta
10	a[3], b[3]
11	Si no, entonces, si Con_Multi es mayor a 1000 y menor igual a 2000 entonces
12	Establecer Pin_MTX1 igual a 0
13	Establecer Pin_MTX1 igual a 1
14	Establecer Pin_MTX1 igual a 0
15	Enviamos por serial los caracteres almacenados en a[0], b[0] hasta
16	a[3], b[3]
17	Si no, entonces, si Con_Multi es mayor a 2000 y menor igual a 3000 entonces
18	Establecer Pin_MTX1 igual a 1
19	Establecer Pin_MTX1 igual a 1
20	Establecer Pin_MTX1 igual a 0
21	Enviamos por serial los caracteres almacenados en a[0], b[0] hasta
22	a[3], b[3]
23	Si no, entonces, si Con_Multi es mayor a 3000 y menor igual a 4000 entonces
24	Establecer Pin_MTX1 igual a 0
25	Establecer Pin_MTX1 igual a 0
26	Establecer Pin_MTX1 igual a 1
27	Enviamos por serial los caracteres almacenados en a[0], b[0] hasta
28	a[3], b[3]
29	Si no, entonces, si Con_Multi es mayor a 4000 y menor igual a 5000 entonces
30	Establecer Pin_MTX1 igual a 1
31	Establecer Pin_MTX1 igual a 0
32	Establecer Pin_MTX1 igual a 1
33	Enviamos por serial los caracteres almacenados en a[0], b[0] hasta
34	a[3], b[3]
	Si no, entonces, si Con_Multi es mayor a 5000 entonces
	Establecer Con_Multi igual a 0
	Sumamos 1 a Con_Multi
	Si no, entonces, Enviamos por serial los caracteres almacenados en a[0], b[0], a[1], b[1]

La quinta fase es el que se ocupa de la comunicación interfaz - tarjeta, donde se lee el puerto serial para que se cree una comunicación entre esos dos componentes.



Tabla 23 Lectura del puerto serial; Fuente: Autores

1	Mientras que sea verdadero haga
2	Mientras que tenga algo el buffer haga
3	Definimos c como variable tipo Char igual a lo que tenga el buffer
4	Si c es igual a s entonces
5	Establecer io igual a 0
6	Establecer start igual a verdadero
7	Si c es igual a n entonces
8	Establecer start igual a falso
9	Establecer io igual a Num_Muestras más 1
10	Si c es igual a P entonces
11	Establecer BAN_SGN_1 igual a verdadero
12	Si c es igual a p entonces
13	Establecer BAN_SGN_1 igual a falso
14	Si c es igual a M entonces
15	Establecer Multiplexar igual a verdadero
16	Establece Full_SGN igual a verdadero
17	Si c es igual a m entonces
18	Establecer Multiplexar igual a falso
19	Establece Full_SGN igual a falso
20	Si c es igual a Q entonces
21	Establece solo la bandera SGN_V2 a verdadero y el resto de
22	las banderas de las señales en falso
23	Establece Full_SGN igual a falso
24	Si c es igual a W entonces
25	Establece solo la bandera SGN_V3 a verdadero y el resto de
26	las banderas de las señales en falso
27	Establece Full_SGN igual a falso
28	Si c es igual a E entonces
29	Establece solo la bandera SGN_V4 a verdadero y el resto de
30	las banderas de las señales en falso
31	Establece Full_SGN igual a falso
32	Si c es igual a R entonces
33	Establece solo la bandera SGN_V5 a verdadero y el resto de
34	las banderas de las señales en falso
35	Establece Full_SGN igual a falso
36	Si c es igual a T entonces
37	Establece solo la bandera SGN_V6 a verdadero y el resto de
38	las banderas de las señales en falso
39	Establece Full_SGN igual a falso
40	Si c es igual a Y entonces
41	Establece todas las banderas de las señales a falso
42	Establece Full_SGN igual a verdadero
43	Final del mientras
44	Final del mientras

### 5.2.7. Filtrado digital:

Debido a un problema al momento de implementar el filtro analógico, el filtro Notch se desvió en 4.2Hz en la frecuencia de rechazo, esto sucedió por la separación entre componentes capacitivos, lo que causo capacitancias parasitas, que provocaron la desviación de la frecuencia de 60Hz hasta 64Hz, para verificar este efecto se realizó una simulación agregando un capacitor en paralelo a el componente **C3** del filtro Notch, junto a un capacitor más en paralelo a la resistencia **R3** ubicada en serie con el capacitor, al realizar esta operación se tiene que el valor nominal del capacitor **C3** disminuye a 196.8nF lo que produce la desviación de la Figura 60.

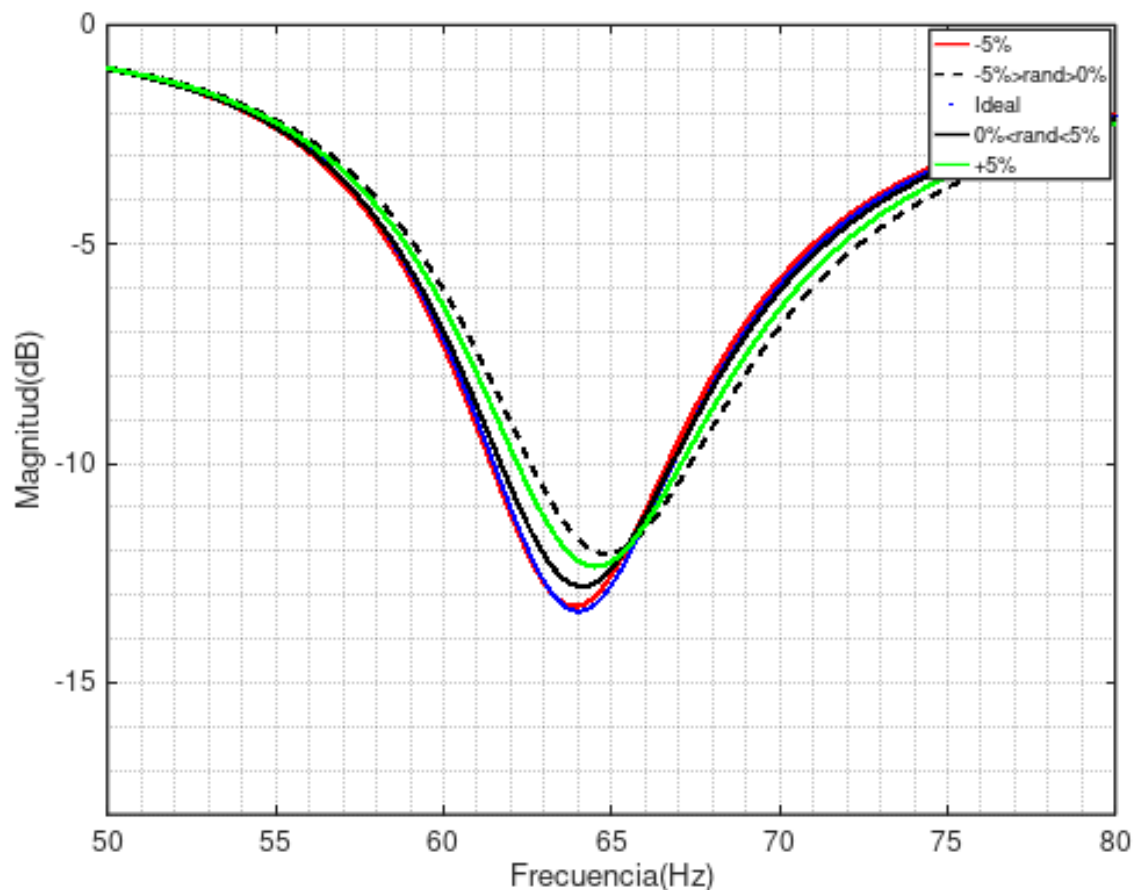
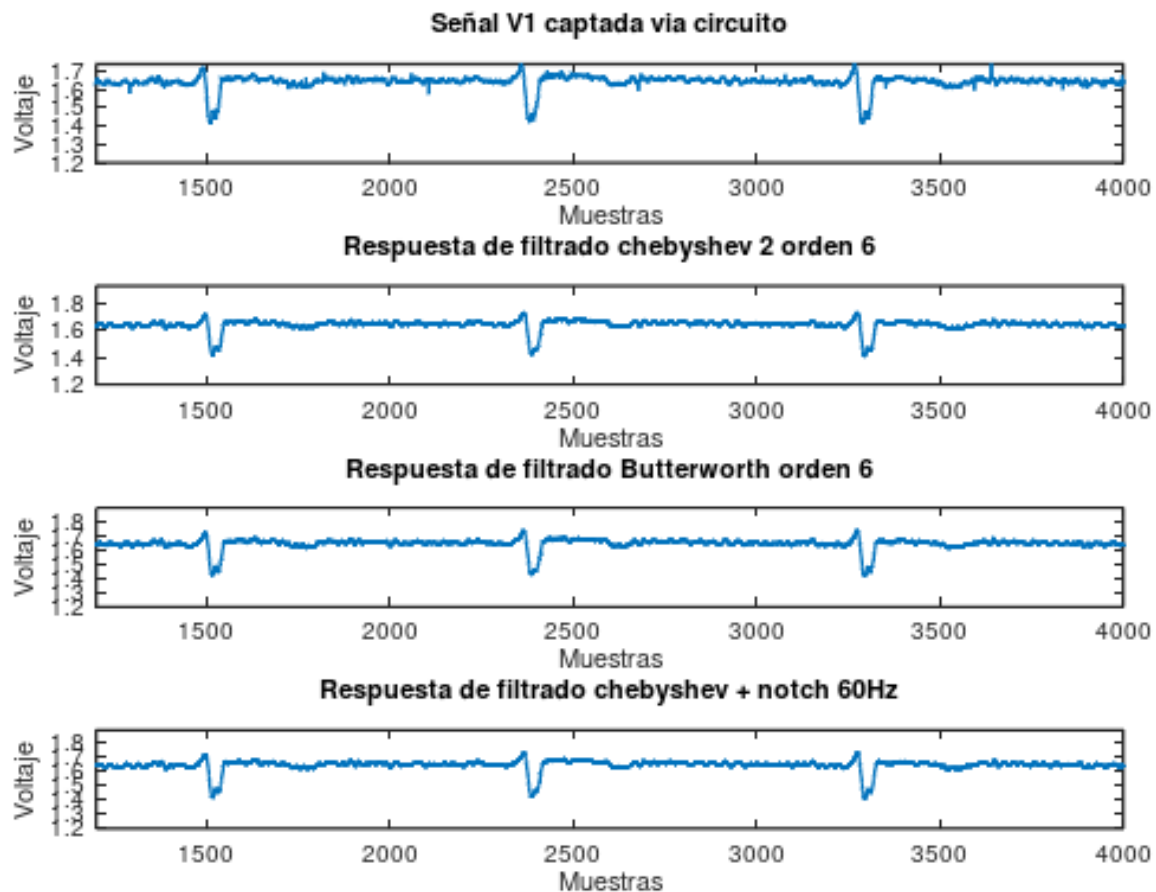


Figura 60 Desviación del filtro Notch por capacitancias parasitas; Fuente autores.

Dado el inconveniente visto en el filtro Notch al momento de implementarlo se requirió de un filtro digital que pudiese eliminar esta componente hallada dentro de la señal es así que se desarrollaron pruebas sobre señales captadas en el software octave, para determinar qué orden usar.

Como es necesario un filtro Notch se usó la función “**pei\_tseng\_notch**” disponible en octave, esta función retorna los coeficientes para un filtro IIR Notch, también se realizó un filtro pasa baja Chebyshev2 orden 6 y un Butterworth del mismo orden, para eliminar cualquier armónico formado luego del filtro Notch análogo.



*Figura 61 Respuesta de los filtros digitales; Fuente : autores.*

Por lo que se puede apreciar en las pruebas realizadas Figura 61 se eligió el filtro Chebyshev de orden 2, el motivo de selección en particular es la cantidad de rizado luego de la repolarización de la señal, la cual es menor respecto al Butterworth.

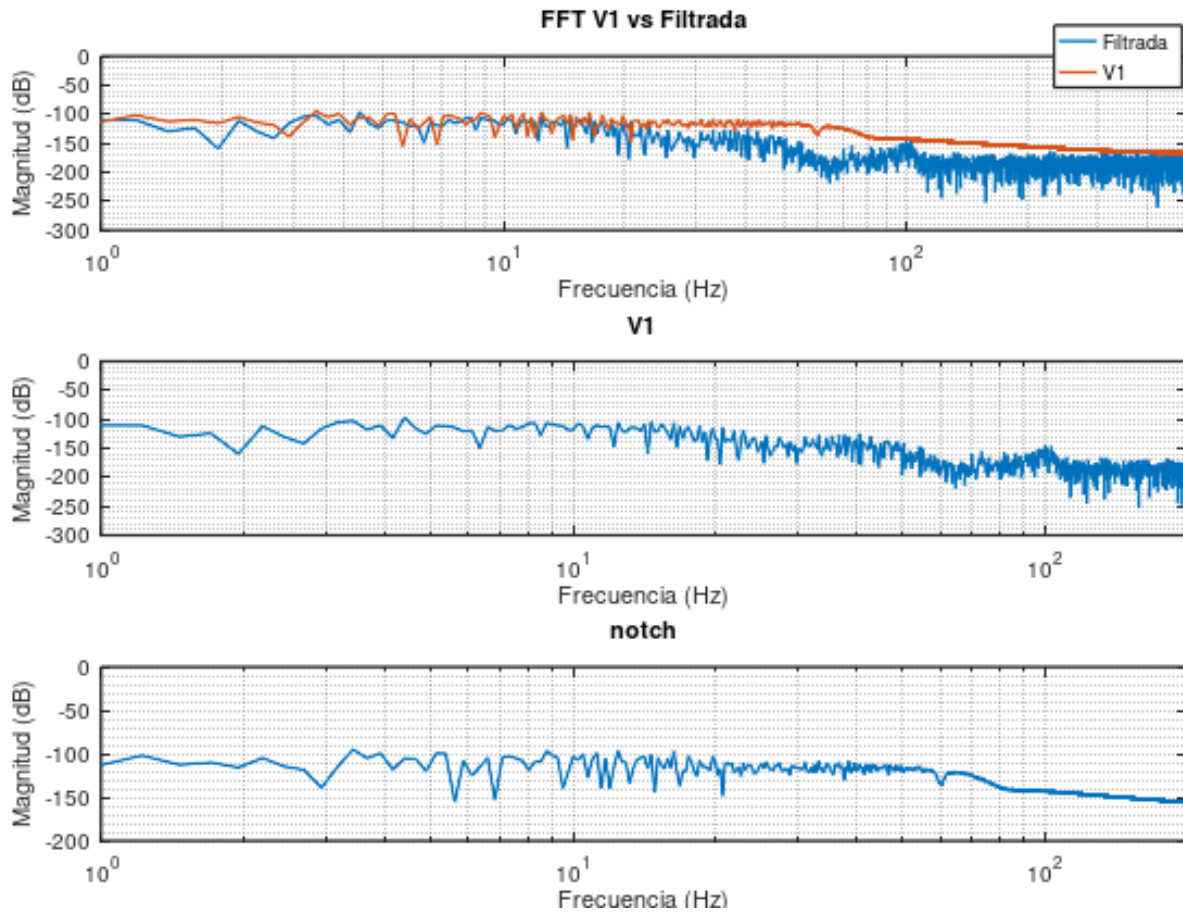


Figura 62 respuesta en frecuencia; Fuente : autores.

#### 5.2.7.1. Implementación:

Los filtros fueron implementados mediante la estructura de forma directa I, en el microcontrolador, en el caso del filtro Notch resulto una función de orden 2 es decir un bloque de orden 2, mientras que el pasa bajas fue definido de orden 6.

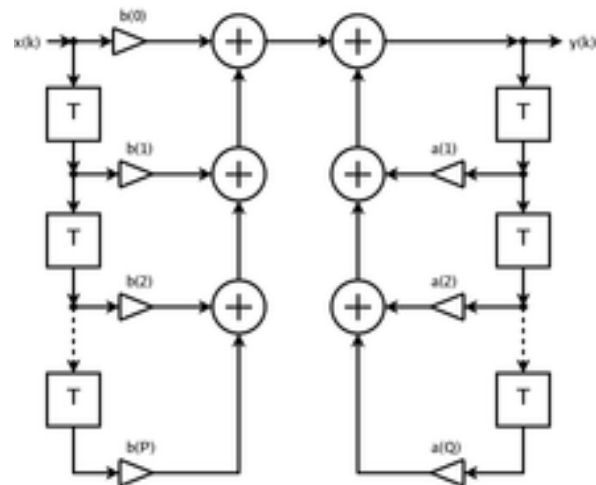


Figura 63 Estructura forma directa I; Fuente: [35]

*Tabla 24 Coeficiente filtro chebyshev II orden 6*

Corrimiento	Numerador	Denominador
$n^{-6}$	1.00000	0.013115
$n^{-5}$	-4.07756	-0.032118
$n^{-4}$	7.16215	0.049583
$n^{-3}$	-6.87260	-0.052061
$n^{-2}$	3.78423	0.049583
$n^{-1}$	-1.12989	-0.032118
$n^{-0}$	0.14277	0.013115

*Tabla 25 Coeficientes filtro notch 60Hz*

Corrimiento	Numerador	Denominador
$n^{-2}$	1.00000	0.99460
$n^{-1}$	-1.84960	-1.84960
$n^{-0}$	0.98930	0.99460

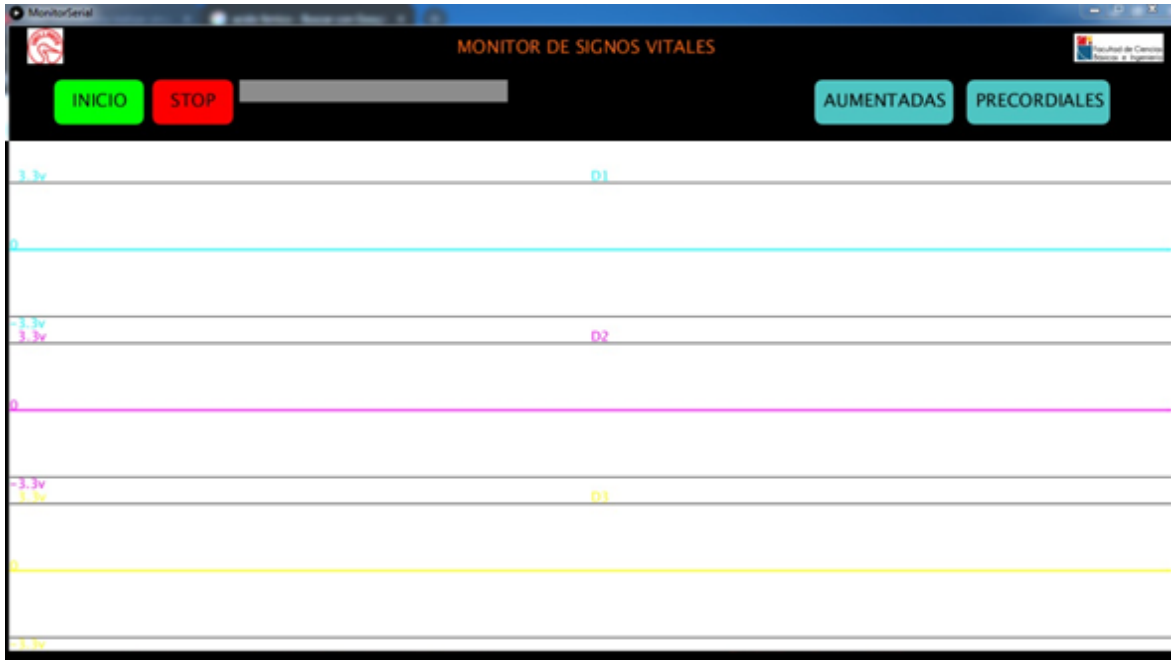
*Tabla 26 Código filtro NOTCH implementado en MBED; Fuente: autores*

1	Definimos LPF de tipo Flotante como parámetro LPF_in de tipo Flotante y iFi de tipo
2	entero
3	Definimos un vector de 3 posiciones a1[3] igual al denominador del filtro
4	Definimos un vector de 3 posiciones b1[3] igual al numerador del filtro
5	
6	Definimos LPF_out de tipo flotante estático
7	Definimos dos Matrices de 3x8 de tipo flotante estático x[3][8] y y[3][8]
8	Establecer x[2][iFi] igual a x[1][iFi]
9	Establecer x[1][iFi] igual a x[0][iFi]
10	Establecer y[2][iFi] igual a y[1][iFi]
11	Establecer y[1][iFi] igual a x[0][iFi]
12	
13	Establece x[0][iFi] igual a LPF_in
14	Establece y[0][iFi] igual a LPF_in
15	Establece y[0][iFi] igual a (b1[0] por x[0][iFi]) mas (b1[1] por x[1][iFi]) mas
16	(b1[2] por
17	x[2][iFi]) menos (a1[1] por y[1][iFi]) menos (a1[2] por y[2][iFi])
18	
	Establece LPF_out igual a y[0][iFi]
	Retorna LPF_out

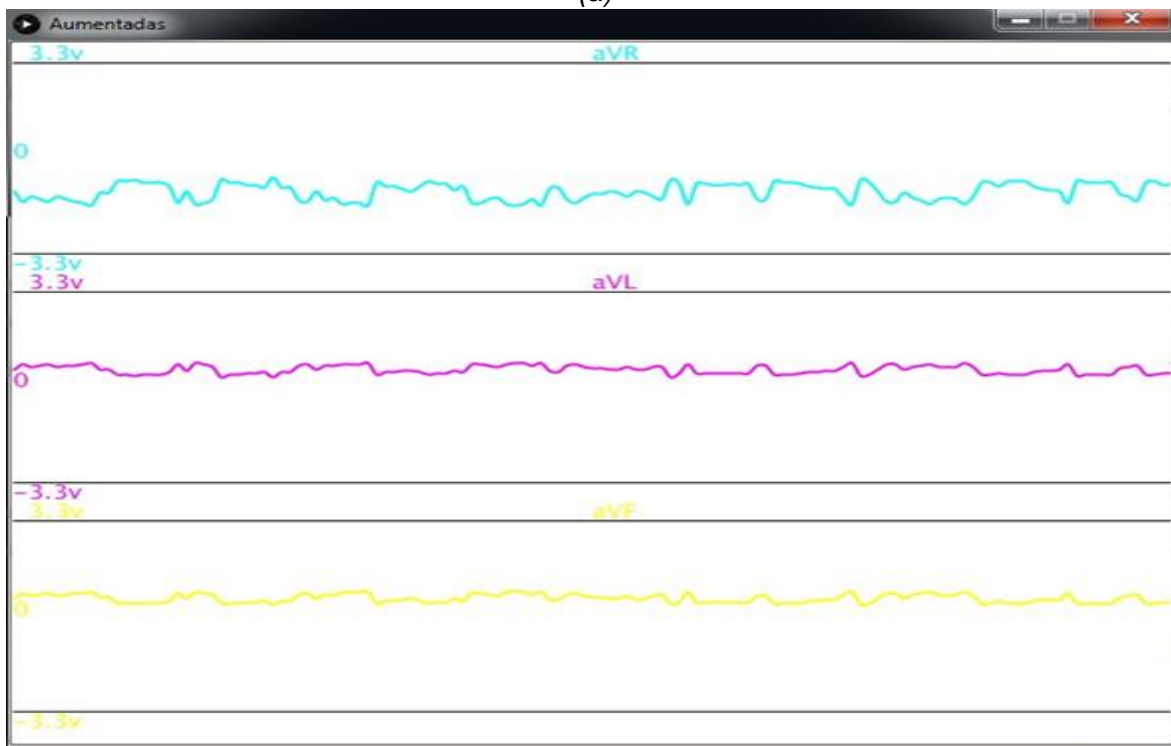
### 5.2.8. Interfaz de usuario y visualización:

Se creo una interfaz de usuario, donde fue usado el software de visualización basado en Java **PROCESSING 3.0**, para recibir la información de la tarjeta por el puerto serial con el formato de mensajería definido en el documento definición de mensajería. La interfaz

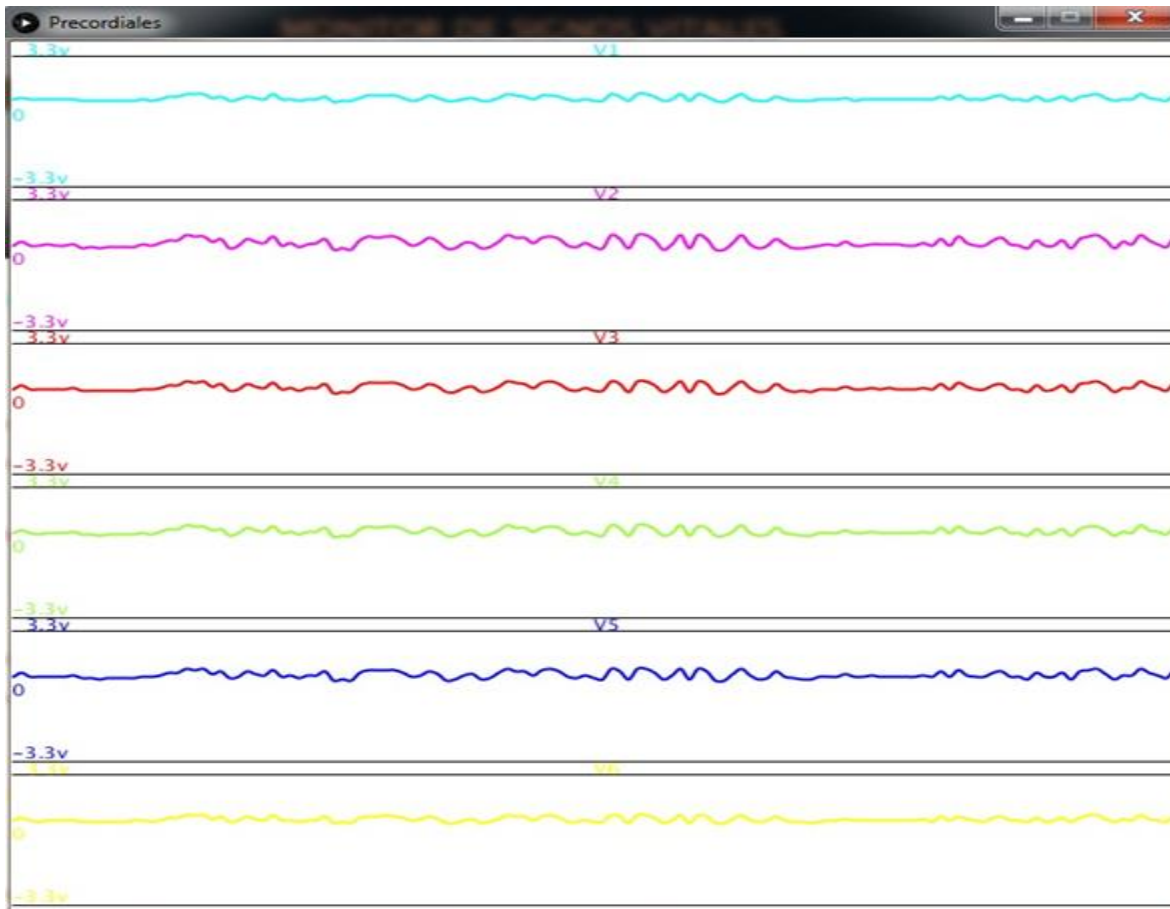
consiste en una ventana principal donde son visualizadas las derivadas esenciales D1, D2 y D3, además de los elementos de control de la misma, cada señal es visualizada en una escala de 3.3V donde también se muestra la escala de amplificación respecto a la captación. Las derivadas faltantes son mostradas en ventanas aparte según sea requerido por el usuario, los botones **AUMENTADAS** y **PRECORDIALES** habilitan cada uno una ventana con sus respectivas señales.



(a)



(b)



(c)

Figura 64 Interfaz de usuario LCEKG;

(a) ventana principal D1, D2 y D3, (b)y(c) ventanas secundarias aumentadas y precordiales;

Fuente: autores.

## 6. PRUEBAS DE EQUIPO IMPLEMENTADO.

### 6.1. Pruebas de Hardware:

Prueba 1: Voltajes de suministro.

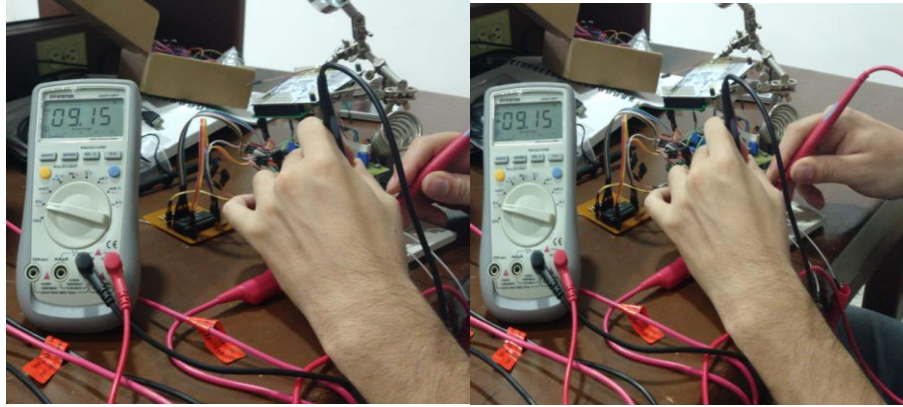


Figura 65 Medición de la fuente de alimentación; Fuente: autores.

Corriente de consumo del equipo conectado: 400mA

Voltaje de la fuente:  $\pm 9\text{v}$

Factor de rizado con conexión de fuente de alimentación con carga resistiva simulando +50% de trabajo por parte de dispositivo:

Canal 1 osciloscopio 5V div 100ms div

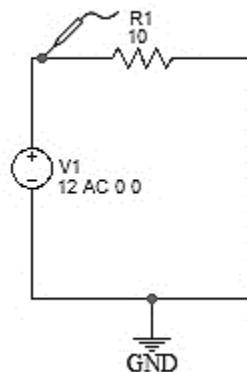


Figura 66 Circuito de prueba; Fuente: autores.

Corriente =  $12\text{v}/10\Omega = 1.2 \text{ A}$

Voltaje máximo=12.6V del archivo DS00007.CSV registro osciloscopio

Voltaje DC=12v medido osciloscopio

Factor de rizado = 3.535%



## Prueba 2: Corriente Paciente - sistema:

Usando el siguiente circuito se verifico la corriente que circula entre el paciente y el equipo;

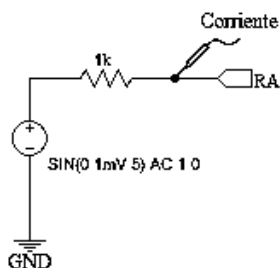


Figura 67 Circuito de prueba; Fuente: autores.

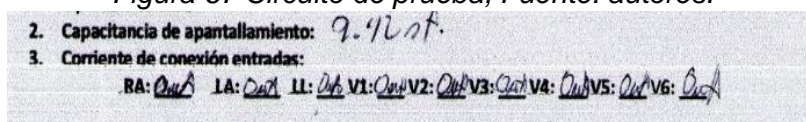


Figura 68 Datos medidos; Fuente: autores.

Capacitancia de apantallamiento de electrodos: 9.42 nF.

Corriente de conexión paciente a placa de protección: 0  $\mu$ A en cada derivación.

Debido a los amplificadores operacionales ubicados a la entrada de los electrodos la corriente que circula entre el paciente y la placa es cercana a cero debido a la alta impedancia de entrada de los amplificadores operacionales.

## Prueba 3: Respuesta del filtro:

Se verificó la calidad de filtrado mediante un generador de señales midiendo el valor entregado por el circuito al ingresar una señal seno con un 1Vpp y 0V offset variando entre 0.1Hz – 200Hz.

Tabla 27 datos medidos del filtro; Fuente: autores.

Frecuencia (Hz)	Magnitud (dB)	Frecuencia (Hz)	Magnitud (dB)	Frecuencia (Hz)	Magnitud (dB)	Frecuencia (Hz)	Magnitud (dB)
1	1,5836	26	2,14419939	51	-0,72424345	77	-3,34982175
2	2,67077	27	2,14419939	52	-1,11034656	78	-3,34982175
3	2,41147	28	2,14419939	53	-1,51441428	79	-3,34982175
4	2,6707	29	2,14419939	54	-2,38372815	80	-3,0980392
5	2,67077	30	2,21179421	55	-2,85335007	81	-3,34982175
6	2,41147	31	1,93820026	56	-3,34982175	82	-3,34982175
7	2,67077	32	1,65570741	57	-4,43697499	83	-3,34982175
8	2,67077	33	1,65570741	58	-3,34982175	84	-3,34982175
9	2,67077	34	1,65570741	59	-5,03623946	85	-3,34982175
10	2,92251	35	1,65570741	60	-8,87394998	86	-3,34982175
11	2,67077	36	1,58362492	61	-7,95880017	87	-3,66192321
12	2,67077	37	1,58362492	62	-15,9176003	88	-3,66192321

13	2,67077	38	1,58362492	63	-19,6593332	89	-3,60912129
14	2,67077	39	1,36371723	64	-19,6593332	90	-3,66192321
15	2,79758	40	1,28915978	65	-15,9176003	91	-3,66192321
16	2,5420	41	1,28915978	66	-9,26883115	92	-3,76849988
17	2,5420	42	1,28915978	67	-7,61813339	93	-4,09630821
18	2,5420	43	0,66847511	68	-6,66964039	94	-4,55356587
19	2,5420	44	0,66847511	69	-6,55804284	95	-4,55356587
20	2,2788	45	0,66847511	70	-6,52116003	96	-4,55356587
21	2,2788	46	0,34066679	71	-5,16121845	97	-4,79155033
22	2,2788	47	0,34066679	72	-4,79155033	98	-4,79155033
23	2,2788	48	0	73	-4,55356587	99	-5,16121845
24	2,27886	49	0	74	-4,20838576	100	-5,16121845
25	2,27886	50	-0,72424345	75	-3,66192321	101	-5,16121845

**Tabla 28 Datos medidos de circuito implementado en protoboard. Fuente: autores.**

Frecuencia (Hz)	Magnitud (dB)	Frecuencia (Hz)	Magnitud (dB)	Frecuencia (Hz)	Magnitud (dB)	Frecuencia (Hz)	Magnitud (dB)
103	-5,95138927	129	-9,68252313	155	-25,0362395	180	-30,4575749
104	-6,09036647	130	-10,1169081	156	-25,0362395	181	-30,1727661
105	-6,09036647	131	-10,3425283	157	-26,3751753	182	-31,3727247
106	-6,52116003	132	-10,5741658	158	-27,5350142	183	-32,3957752
107	-6,97443972	133	-10,8121502	159	-27,5350142	184	-29,8970004
108	-6,97443972	134	-15,9176003	160	-26,3751753	185	-32,3957752
109	-7,13094647	135	-15,9176003	161	-27,5350142	186	-32,3957752
110	-7,61813339	136	-17,5229672	162	-27,5350142	187	-31,0568394
111	-8,31337551	137	-17,3292218	163	-27,9588002	188	-29,8970004
112	-5,67993313	138	-18,4163751	164	-29,3704217	189	-27,9588002
113	-5,95138927	139	-17,3292218	165	-28,87395	190	-29,8970004
114	-5,95138927	140	-19,0156395	166	-28,87395	191	-32,3957752
115	-6,09036647	141	-19,0156395	167	-29,3704217	192	-27,3306309
116	-6,37517525	142	-20,3545753	168	-28,87395	193	-27,9588002
117	-6,82070315	143	-20,3545753	169	-29,3704217	194	-31,700533
118	-7,29032506	144	-20,3545753	170	-29,3704217	195	-28,87395
119	-7,61813339	145	-20,3545753	171	-30,4575749	196	-31,0568394
120	-7,61813339	146	-22,8533501	172	-29,8970004	197	-31,3727247
121	-7,95880017	147	-22,8533501	173	-30,75204	198	-27,9588002
122	-8,13427866	148	-25,0362395	174	-30,4575749	199	-28,87395
123	-8,31337551	149	-25,0362395	175	-31,0568394	200	-28,87395
124	-8,4962431	150	-25,0362395	176	-30,4575749		
125	-8,13427866	151	-25,0362395	177	-31,700533		
126	-8,87394998	152	-25,0362395	178	-31,0568394		
127	-9,26883115	153	-25,0362395	179	-31,0568394		

El prototipo fue realizado con componentes cuya tolerancia es del 20%, por lo que algunos componentes no se encuentran disponibles así que se aproximó mediante la suma de resistencias.

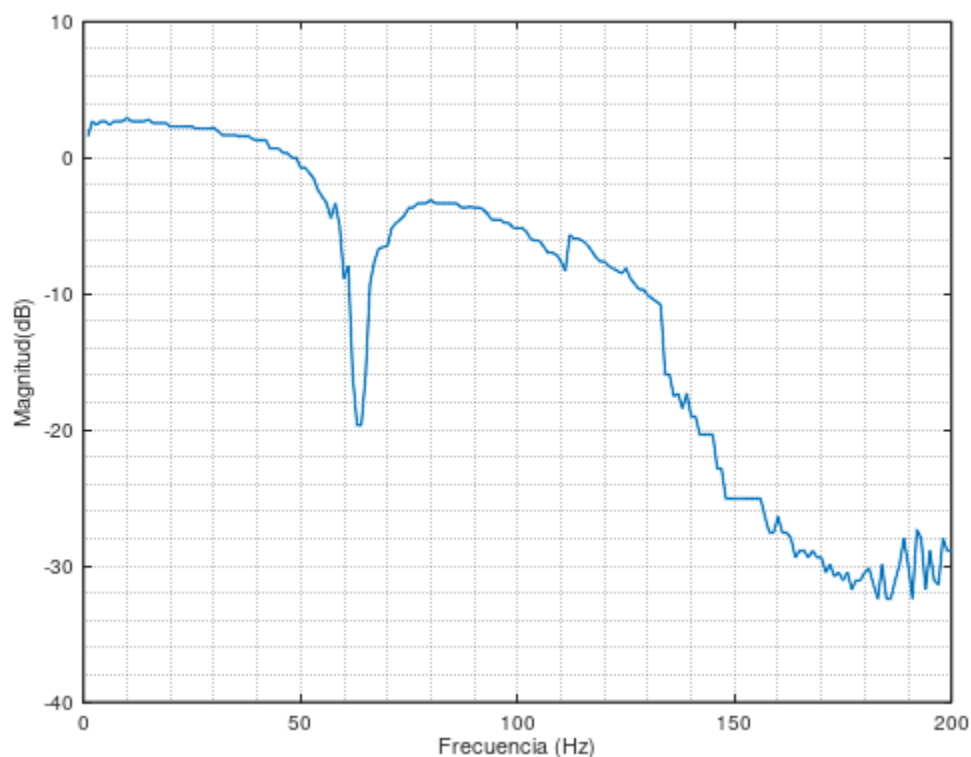
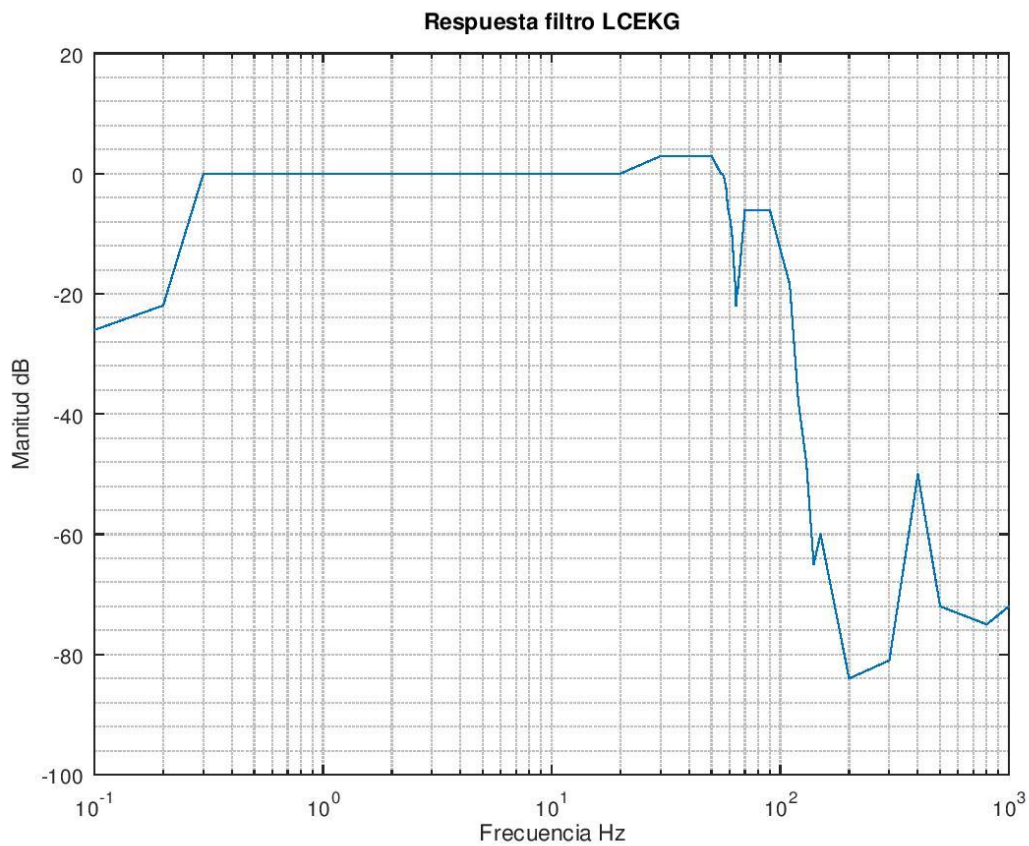


Figura 69 Gráfica de los datos medidos (circuito Protoboard); Fuente: autores

Tabla 29 Datos medidos placa de filtrado; Fuente: autores.

frec (hz)	magnitud(B)	frec (hz)	magnitud(dB)
0,1	-26,0205999	58	-6,02059991
0,2	-21,9382003	59	-6,02059991
0,3	0	59,5	-6,02059991
0,4	0	60	-6,02059991
0,5	0	60,5	-6,02059991
0,6	0	61	-7,95880017
0,7	0	62	-10,4575749
0,8	0	63	-10,75204
0,9	0	64	-13,9794001
1	0	65	-20
2	0	70	-6,02059991
3	0	80	-6,02059991
4	0	90	-6,02059991
5	0	100	-12,6
6	0	110	-18,4

7	0	120	-38
8	0	130	-48
9	0	140	-65
10	0	150	-60
20	0	200	-84
30	2,92256071	300	-81
40	2,92256071	400	-50
50	2,92256071	500	-72
55	0	800	-75
56	0	1000	-72
57	-0,91514981		



*Figura 70 Datos medidos placa implementada; Fuente: autores.*

Corriente apantallamiento a tierra:

$I = 9.8 \mu A$

Voltaje mínimo ingresado al microcontrolador:

$V = -0.6 V$  pico mínimo por saturación del amplificador operacional en desconexión.

Voltaje máximo ingresado al microcontrolador:

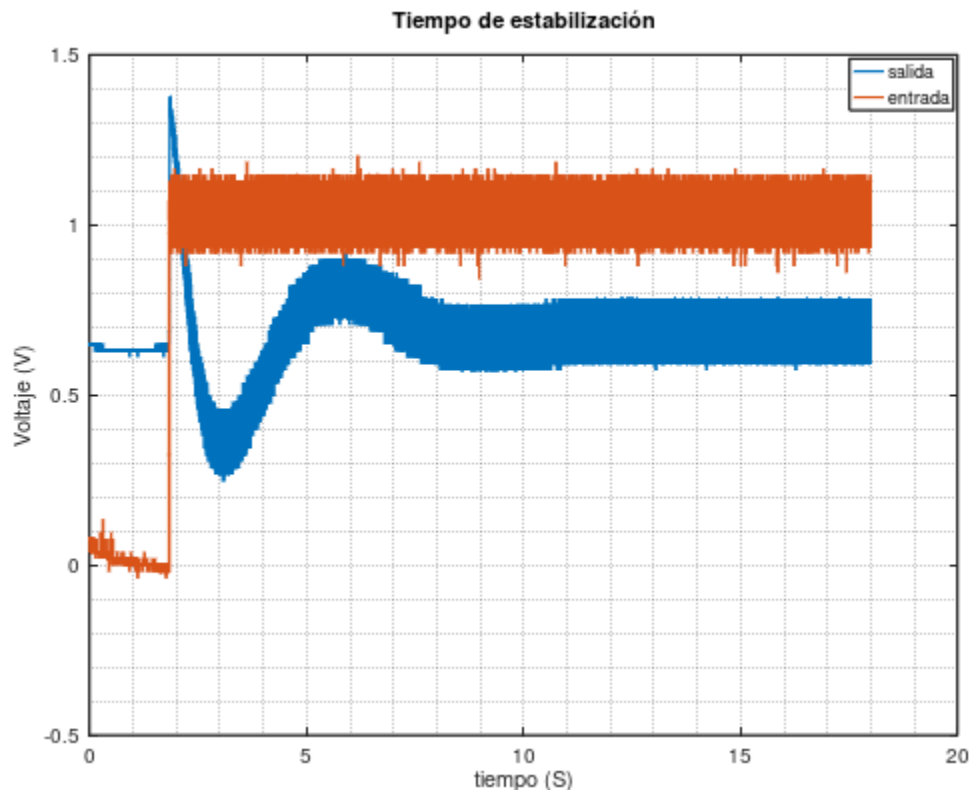
$V = 3.3V$  pico máximo por saturación del amplificador operacional en desconexión.

Voltaje entregado con conexiones puestas a tierra:

$V = 1.43V$  durante cambio por multiplexación o saturación del amplificador por voltaje negativo

Tiempo de estabilización en primera conexión:

$T = 12$  segundos.



*Figura 71 Repuesta del equipo al iniciar; Fuente: autores.*  
magnitud de frecuencia de 60Hz, -75.2dB.

Temperaturas máximas de trabajo del componente: temperatura de trabajo 15 °C a 35 °C

Para comprobar esta condición se verificó en función de las hojas de datos de los diferentes componentes de la placa el rango de temperatura de trabajo. En el anexo “**componentes**” se encuentra la tabla con todos los elementos; de esta se obtuvo que la tolerancia mínima por parte de los componentes se encuentra en los amplificadores operacionales TL084 con una tolerancia al medio ambiente mínima de -50°C de operación, y la temperatura máxima de operación es de 80°C presente en la mayoría de los componentes resistivos, con un coeficiente máximo de partes por millón de 50ppm para resistencias.

Por lo tanto, la máxima operación en temperatura del equipo es 80°C y -50°C como mínimo valores dentro del rango de operación definido en los requisitos.

Desviación porcentaje de error:

Señal senoidal de 50mV a una frecuencia de 0.1Hz, offset 1V:

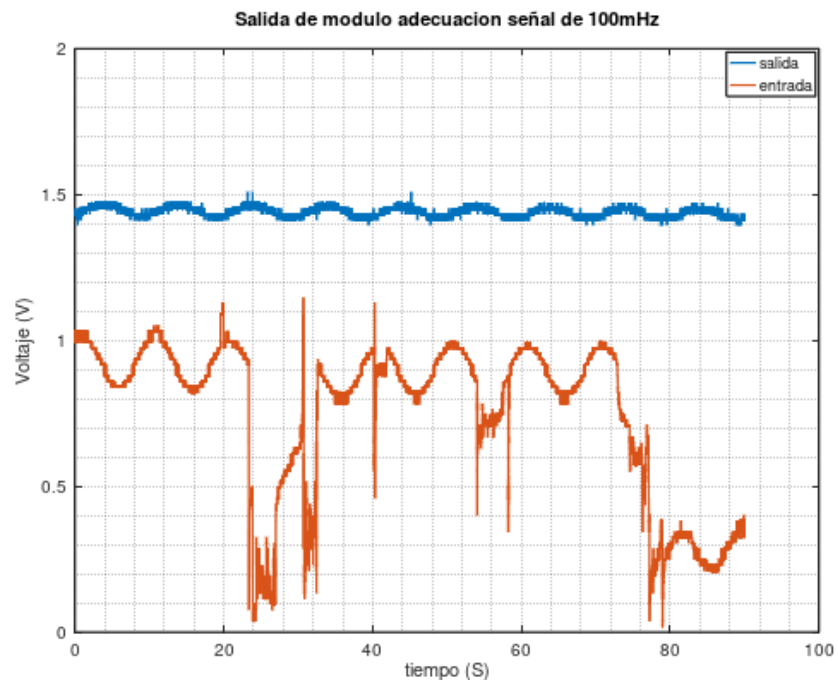


Figura 72 Señal 0.1Hz adquirida vía osciloscopio; Fuente: autores.

Señal senoidal de 50mV frecuencia 40Hz, offset 1V:

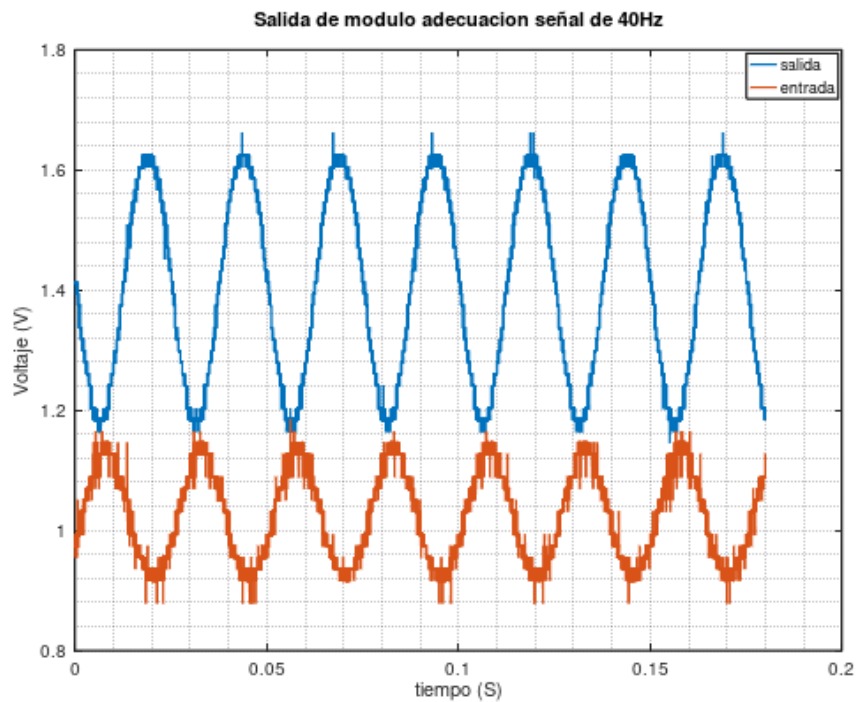


Figura 73 Señal 40Hz adquirida vía osciloscopio; Fuente: autores.

Señal senoidal de 50mV frecuencia 200Hz, offset 1V:

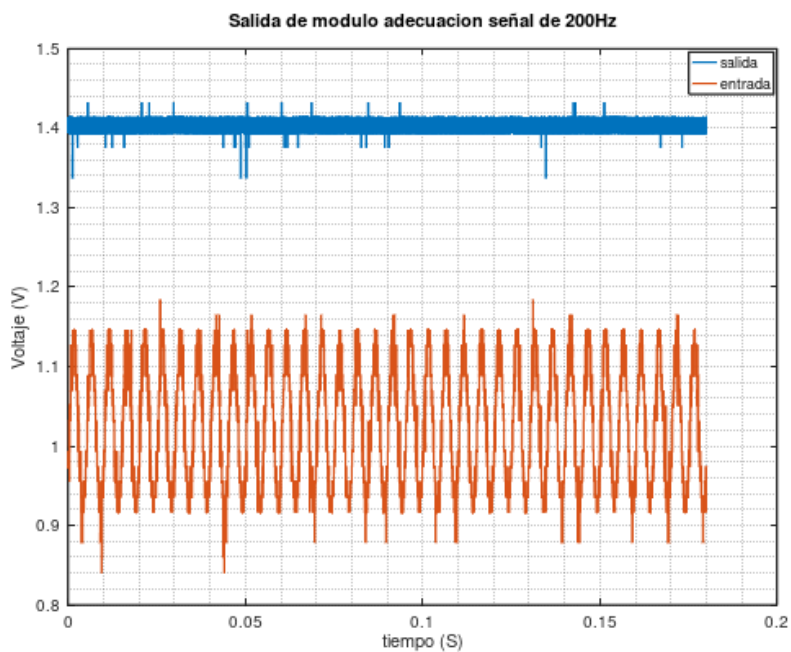


Figura 74 Señal 200Hz adquirida vía osciloscopio; Fuente: autores.  
Comparación equipo LCEKG vs adquisición AD8621:

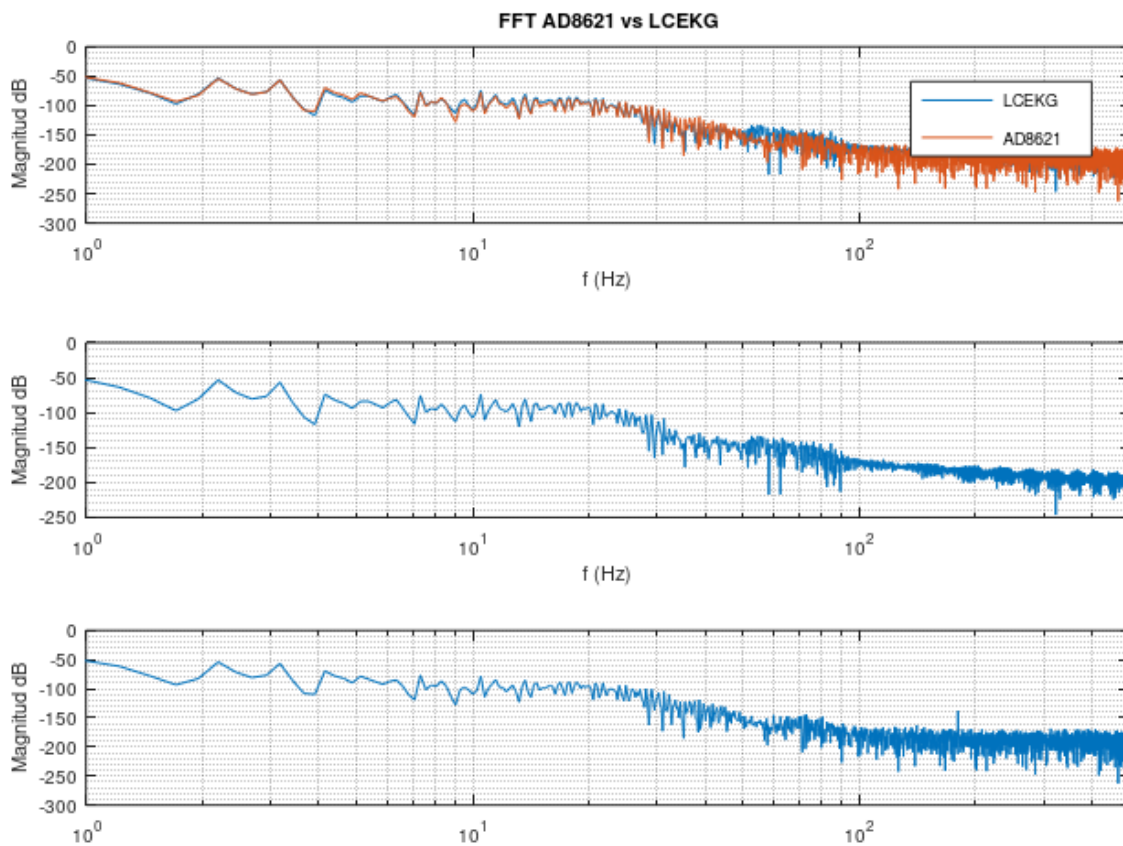


Figura 75 FFT AD8621 vs LCEKG; Fuente: Autores.



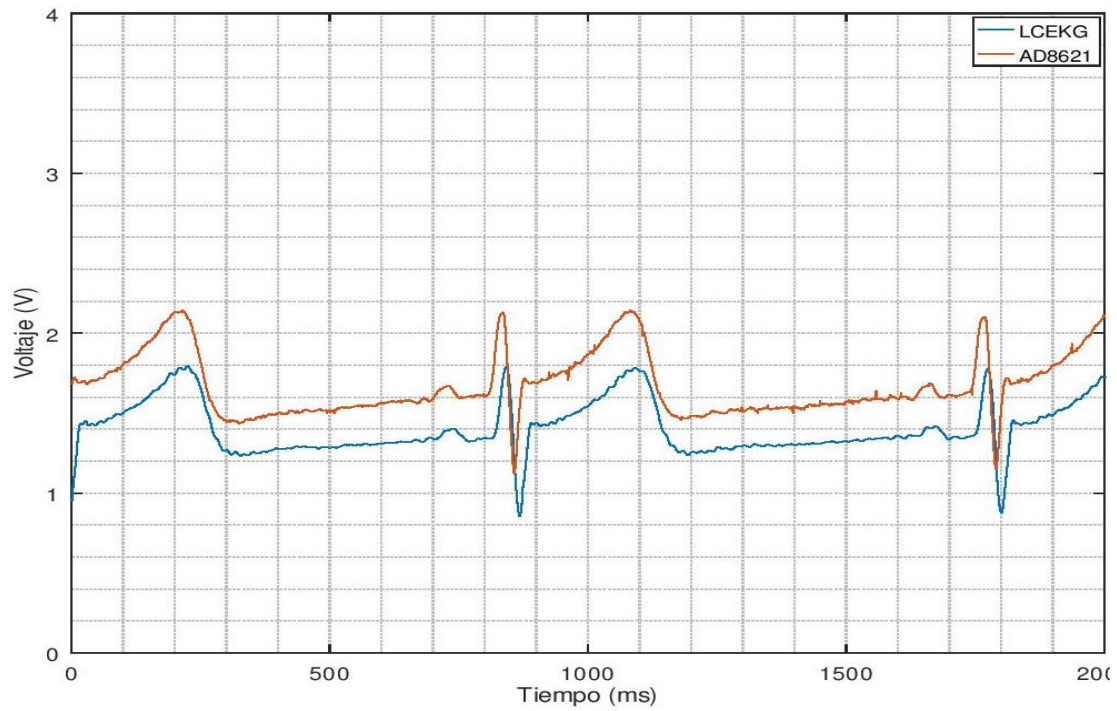


Figura 76 señales adquiridas por la placa LCEKG; Fuente: Autores

## 6.2. Pruebas de Software:

**Prueba 1:** Evaluación de interfaz de usuario con tarjeta:

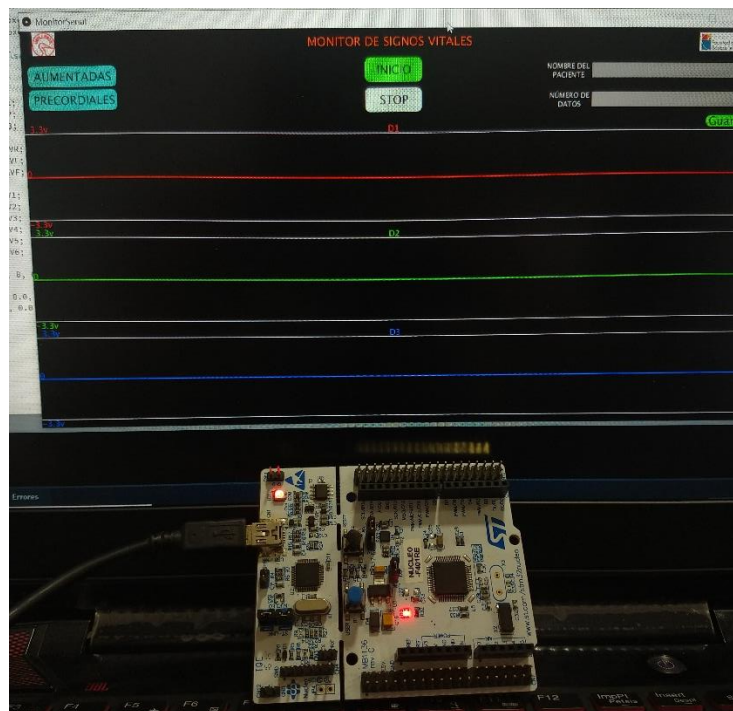


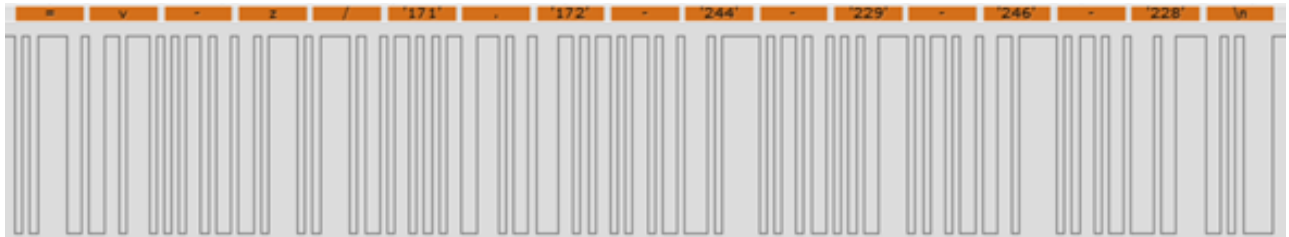
Figura 77 Tarjeta STM32 conectada al PC



**Prueba 2:** Revisión de formato de mensajería y comunicación con la interfaz de usuario.

Ajustar la línea de código número XX con un valor constante 2986, dejando las demás señales sin conectar, el número 2986 en mensaje equivale a “=” ”v”.

Datos enviados por la tarjeta con el formato de mensajería:



*Figura 78 Tren de pulsos adquirido por el analizador lógico; Fuente: autores.*

La codificación se ejecutó correctamente a el ordenador, enviando su equivalente en carácter es decir ‘=’ 29+32=61 y ‘v’= 86+32=118

**Prueba 3:** Revisión de velocidad de comunicación.

1	Define variable tipo <b>String</b> nombrePuerto = Serial tipo lista con cero
2	posiciones
3	<b>Mostrar</b> por pantalla el nombre del puerto que está conectado
4	Se iguala una nueva posición en la lista Serial con el nombre del puerto y la velocidad a <b>230400</b> baudios a la variable puerto
	Se guardan los datos hasta que encuentre salto de línea

*Tabla 30 Código processing de configuración de velocidad; Fuente: Autores.*

$$Bps = \frac{data * bps}{frame} = \frac{8 * 230400}{12} = 153600 \text{ bps}$$

$$t_{bit} = \frac{1}{bps} = \frac{1}{230400} = 4.34 \mu s$$



Tabla 31 Duración del mensaje; Fuente: autores.

#### Prueba 4: Revisión de la resolución del ADC

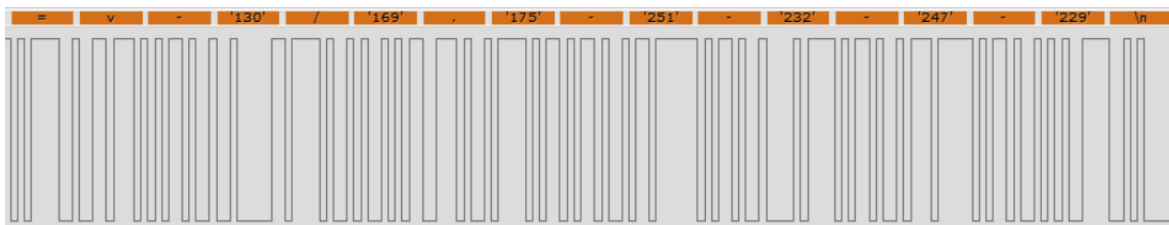


Figura 79 Datos obtenidos por los puertos análogos y enviados por mensajería al terminal; Fuente: autores.

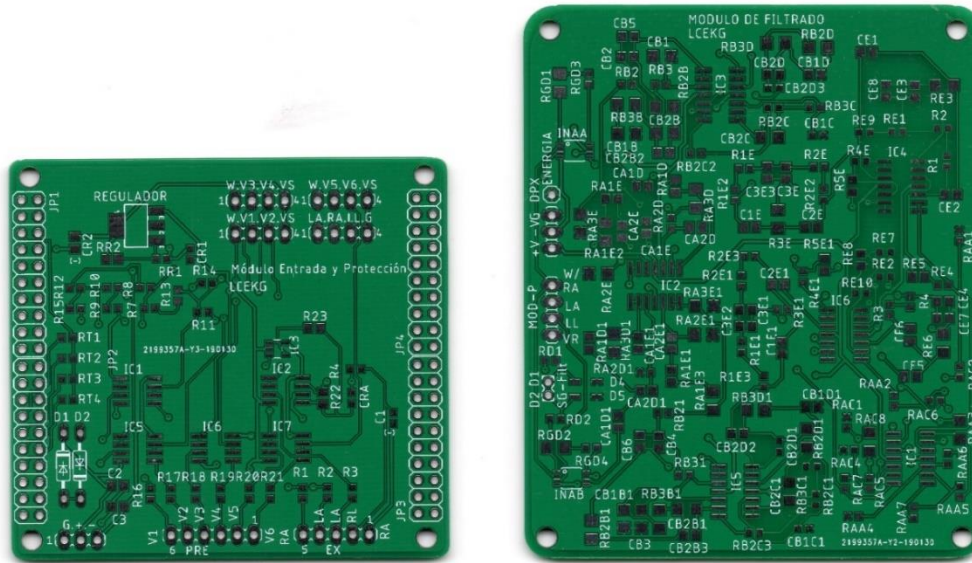


Figura 80 Medición de voltaje en el puerto análogo -con una fuente de voltaje a 2.014 v la entrada en el puerto análogo es 2499

## 7. ANÁLISIS DE RESULTADOS.

Dado la modalidad de desarrollo modular del sistema, se implementó únicamente la etapa de adquisición de las derivaciones D1-D2, junto con una placa para multiplexar las señales precordiales V1-V6.

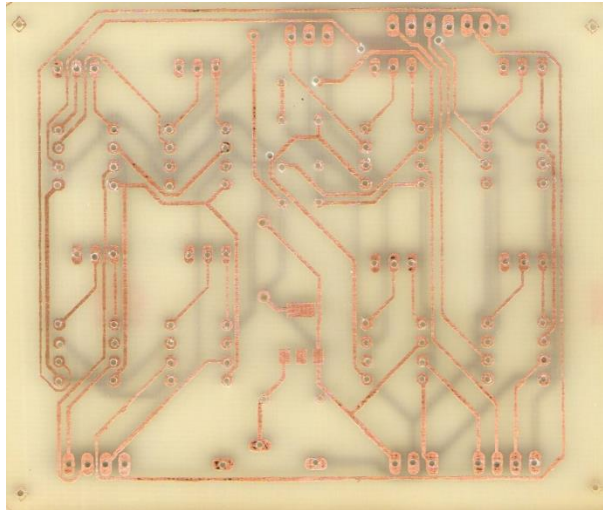
Equipo de captación de señales cardiacas de bajo costo LCEKG.



(a)



(b)



(c)

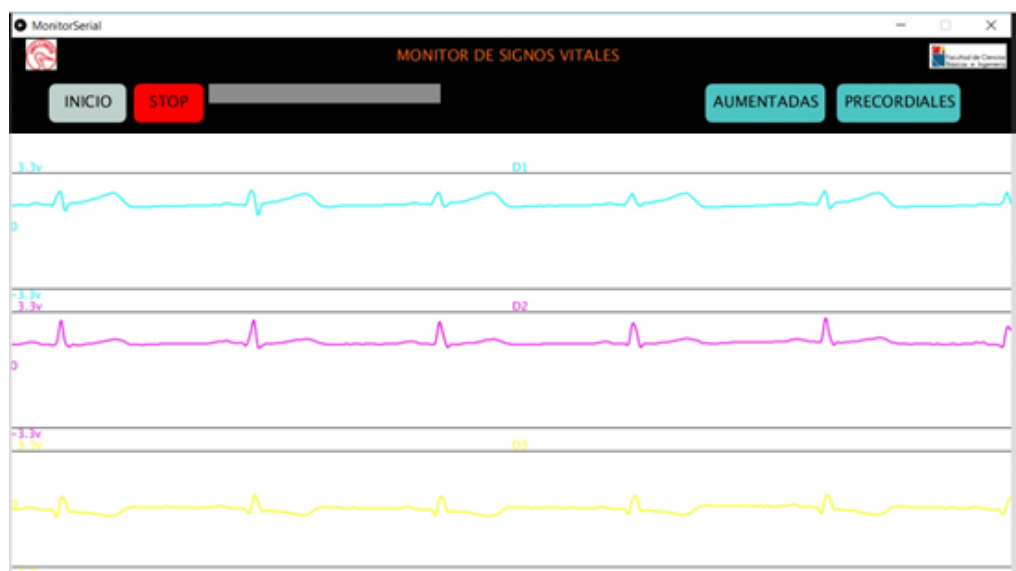
*Figura 81 Placas desarrolladas: (a) parte superior de las placas: protección a la izquierda, filtrado a la derecha. (b) parte inferior de las placas: protección a la izquierda, filtrado a la derecha. (c) placa para módulos de amplificación.*

#### **Sistema construido e implementado:**

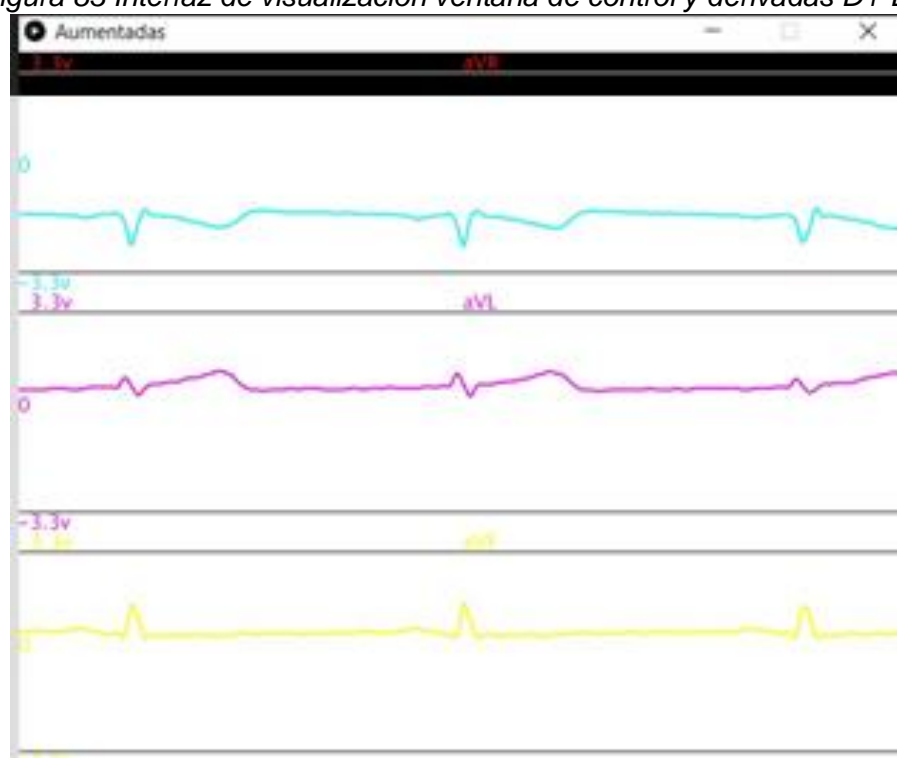


*Figura 82 Circuito implementado; Fuente: autores.*

## Interfaz de usuario para la visualización de ECG.



*Figura 83 Interfaz de visualización ventana de control y derivadas D1-D3.*



*Figura 84 Ventana de interfaz de visualización de derivadas amplificadas.*

El usuario de la interfaz puede generar un archivo de texto, que contiene la información de cada derivación habilitada, durante un periodo establecido por la cantidad de muestras requeridas por el usuario; el título del archivo generado lleva: el nombre del paciente y la fecha de creación del archivo, y es almacenado en la carpeta del software de la interfaz.

## 8. CONCLUSIONES.

-Previo a cualquier desarrollo de proyectos lo mejor es definir requisitos, que permitan definir un camino a seguir durante el diseño e implementación, así como limitar el alcance del mismo con objeto de no exceder capacidades presupuestales.

-El uso de métodos de simulación estadísticos permitió verificar el efecto de la sensibilidad sobre el comportamiento de los filtros, como es el caso del filtro Chebyshev inverso con topología **SAB** que, a pesar de tener una banda de paso plana en su modelo matemático, al momento de revisar esta región puede desviarse entre 10-15dB de su valor real, por lo tanto, la evaluación por métodos estadísticos como el método Montecarlo permite ver los posibles casos de desviación del filtro respecto a su diseño.

-En un principio se planteó el uso del multiplexor para modificar el electrodo que ingresaría al amplificador de instrumentación, pero debido a él margen de voltaje de excitación interno que es de 0.3v no es capaz de pasar por el multiplexor es así que se usó el multiplexor luego de la amplificación.

-Generalmente en la documentación se encontró que el uso del filtro rechaza banda Notch de 60Hz, se realiza luego del filtro pasa banda, en el caso de este proyecto se notó que dejarlo alejado de la salida de ganancia permite que este ruido sea amplificado por ganancias en la banda de paso como es en el caso pasa altas provocando que, aunque el ruido sea atenuado alguno de sus armónicos pueda acceder a la señal.

-La frecuencia de rechazo del filtro Notch se vio afectada en gran medida respecto a la propuesta en el diseño, esto fue debido a capacitancias parasitas que se generaron al dejar muy separados los componentes del amplificador operacional del filtro, debido a esto se requirió de un filtro Notch de 60Hz digital para eliminar todo ruido que pueda entrar.

-El software de diseño Filter Wiz Lite v.2.1 facilitó el desarrollo de los filtros Chebyshev inverso; aunque no fuese usado, los resultados obtenidos mediante simulación muestran una desviación y una alta sensibilidad a la variación de los componentes.

-Al observar los resultados obtenidos, muestran que en el espectro de frecuencia el equipo permite frecuencias bajo el orden de 150Hz espectro que aplica a los equipos de diagnóstico, dejando espacio para futuros estudios enfocados en esta funcionalidad.

-Durante la etapa de diseño se planteó una velocidad de comunicación de 115200BPS, la placa es capaz de trabajar a esta velocidad, pero al implementar el código la interrupción se veía afectada por la comunicación, por ello la velocidad se aumentó a 921600BPS velocidad adecuada para transmitir, aun así, al investigar se vio que no todos los equipos disponen de esta velocidad por ello se planteó codificar la información, reduciendo la velocidad a 230400 para transmisión, lo que permite muestreo y una velocidad más común, y garantizan que los datos transmitidos cumplan con los requisitos definidos al principio del capítulo de diseño de software; que contempla los lineamientos de seguridad del [20].

-Al momento de seleccionar componentes se debe verificar todas sus propiedades pues al momento de escoger el amplificador de instrumentación se seleccionó solamente teniendo en cuenta aspectos de ganancia y rechazo en modo común, omitiendo su voltaje de operación lo cual produjo que al momento de instalar el componente fue saturado por ruido

y la información se perdió, esto fue corregido mediante el uso de un amplificador diferente que operara a el voltaje de suministro de  $\pm 14\text{v}$ .



## **9. RECOMENDACIONES**

Dado los resultados obtenidos, se puede plantear como trabajos futuros:

- Implementar un sistema de regulación de ganancia.
- El mejorar la placa de filtrado, corrigiendo el filtro Notch, cambiando su ubicación, luego de la etapa de amplificación y dejando sus componentes mucho más cerca entre ellos buscando reducir capacitancias parasitas.
- Crear un algoritmo de detección de ritmo cardíaco dentro del controlador.
- Reducir aún más la velocidad de comunicación del microcontrolador y el PC.
- Desarrollar algoritmos de diagnóstico, para la extracción de información de las señales cardíacas dentro del microcontrolador.
- Integrar al sistema módulos de captación de señales biomédicas como: saturación de oxígeno, temperatura corporal entre otros; para aprovechar al completo el potencial del microcontrolador.
- Ajustar el formato de mensajería a nuevas variables.
- Evaluar la transmisión por protocolo TCP-IP.
- Implementación de un chasis para el sistema de captación.



## REFERENCIAS.

- [1] Observatorio Nacional de la Salud secretaria de salud de Colombia, «Segundo informe del observatorio nacional de la salud 1998-2011; Capitulo 1 Analisis sobre enfermedades cardiovasculares en Colombia,» 2012.
- [2] D. d. E. y. Demografía, «Análisis de la situación de salud en Colombia (ASIS),» MINSALUD Colombia, Bogota, 2016.
- [3] J. S. O. D. Ingrid Mileyda Martinez Guevara, «Evaluacion del Riesgo Cardiovascular en el Adulto Mayor.,» Universidad De Santander Facultad De Ciencias De La Salud Programa De Enfermería Bucaramanga , Bucaramanga, 2016.
- [4] L. A. Gómez, «Las enfermedades cardiovasculares: un problema de salud pública y un reto global,» *Biomédica Instituto Nacional de Salud*, vol. 31, nº 4, 2011.
- [5] G. J. Tortora, «Principios de Anatomía y Fisiología,» Mexico, Médica Panamericana , 2013, pp. 60-68.
- [6] I. d. I. s. C. tercero y p. ITACA, «<https://www.itaca.edu.es/potencial-accion-cardiaco.htm>,» [En línea].
- [7] U. Ramírez y E. Yeison, «Prototipo de Simulador ECG de Doce Derivaciones para la Rutina de Mantenimiento de Electrocardiografos y Monitores de Signos Vitales de la Clínica Meta,» Unillanos, Villavicencio, 2013.
- [8] C. V. Silva, V. G. Rojas, D. A. Leon y P. A. Lillo, «MEJORAMIENTO DE ALGORITMO CLÁSICO DE DETECCIÓN DE COMPLEJOS QRS EN SEÑAL ELECTROCARDIOGRÁFICA.,» *INGENIARE* , vol. 18, nº 2, p. 2, 2010.
- [9] C. H. R. O. Bert-Uwe Köhler, «The Principles of QRS detection,» *IEEE ENGINEERING IN MEDICINE AND BIOLOGY*, pp. 42-43, 2002.
- [10] W. Uribe, M. Duque y E. Medina, *Electrocardiografía y arritmias.*, Editorial P.L.A Export, 2005.
- [11] Delcame, «<http://www.dalcame.com/ecg.html#XGS9fhJRfIU>,» [En línea].
- [12] TALTECH institute, «Biomedical Ingenieering adn medical physics,» 2014, p. 35.
- [13] P. McSharry, F. Azuaje y G. Clifford, «Advanced Methods and Tools for ECG Data Analysis,» Artech House, Inc., Boston, 2006.
- [14] R. Schaumann y M. E. V. Valkenburg, de *Design of Analog Filters*, Portlan , Oxford University Press, 2001, pp. 298-328.

- [15] F. Riveros-Sanabria, «Caracterización con wavelets de alteraciones electrocardiográficas en pacientes con enfermedad de Chagas,» *ORINOQUIA*, vol. 19, nº 2, pp. 222-223, 2015.
- [16] R. Schaumann y M. E. V. Valkenburg, de *Design of Analog Filters*, Portland, Oxford university press, 2001, pp. 84-99.
- [17] Analog Devices, «analog.com,» [En línea]. Available: <https://www.analog.com/media/en/training-seminars/design-handbooks/Basic-Linear-Design/Chapter8.pdf>. [Último acceso: 19 Marzo 2018].
- [18] J. M. Fiore, «Operational amplifiers y linear integrated circuits: Theory and application 3th edition,» de *Chapter 4*, 2018.
- [19] F. KHANDAY y N. SHAH, «A low-voltage and low-power sinh-domain universal biquadratic filter for low-frequency applications.,» *Turkish Journal of Electrical Engineering & Computer Sciences*, vol. 21, nº 2, p. 4, 2013.
- [20] A. f. d. a. o. m. instrumentation, Diagnostic electrocardiographic devices requeriments, Washinton DC, 2008.
- [21] STM-ELECTRONICS, «Manual de usuario tarjeta STM32F401 Nucleo».
- [22] A. PATHAK, S. AKASHE y R. SHRIVASTAVA, «Implementation of FinFET Based Analog to Digital Converter Design With 45-NM Technology,» *Journal of Active & Passive Electronic Devices*, vol. Vol. 12, nº 3, p. 3, 2017.
- [23] W. Tomasi, Sistemas de comunicaciones electrónicas; 4ta edicion, 2003.
- [24] Equipo de Redacción de Concepto de, «<https://concepto.de>,» [En línea]. Available: <https://concepto.de/diagrama-de-flujo/>.
- [25] Texas Instruments, «LF353-NWideBandwidthDualJFETInputOperationalAmplifier,» Marzo 2013. [En línea]. Available: <http://www.ti.com/lit/ds/symlink/lf353-n.pdf>. [Último acceso: 16 Junio 2019].
- [26] Texas Instruments, «[www.ti.com](http://www.ti.com),» [En línea]. Available: <http://www.ti.com/lit/ds/symlink/ina333.pdf>. [Último acceso: Diciembre 2018].
- [27] G. V. Rincon, «Diseño, Desarrollo e Implementación de un Sistema Computarizado de Electrocardiografía de Control Humano,» Universidad Politecnica Salesiana sede Cuenca, Cuenca, 2012.
- [28] Texas Instruments, «An adaptable, low loss, selective filter an gain topology with low sensivility to external components,» 2016.
- [29] A. C. Bajpai, «Métodos Estadísticos para Estudiantes de Ingeniería y Ciencias,» Mexico, Limusa S A, 1981, pp. 235-245.

- [30] S. M. J. M. Quintero M. Jorge E., «Diseño y construcción de un prototipo de electrocardiografía dinámica "holter" universal de tres canales con interfaz electrónica para cualquier plataforma de instrumentación virtual», *Revista especializada en ingeniería de la UNAD*, vol. 7, pp. 100-107, 2104.
- [31] Physionet.org, «<https://www.physionet.org>,» [En línea]. Available: <https://www.physionet.org/physiobank/database/mitdb/>.
- [32] E. V. REYES, F. M. RIZO, B. M. SANTOS, J. G. JORGE y F. M. GONZALEZ, «Wireless communication interface for EEG/PSG Holter monitor,» *Journal of Medical Engineering & Technology*, vol. 34, nº 3, pp. 172-177, 2010.
- [33] M. J. Castilla, «facso,» 2006. [En línea]. Available: <http://www.facso.unsj.edu.ar/catedras/ciencias-economicas/sistemas-de-informacion-II/documentos/cursog.pdf>.
- [34] M. M. F. E. C. D. R. F. J. A. Alberto Ochoa, «Sistema de Adquisición y Procesamiento de Señales Electrocardiográficas,» *Revista de sistemas, Cibernetica e Informatica*, vol. VII, p. 3, 2010.
- [35] F. R. Castillo Soria, I. Algreto Badillo, G. Fernández Torres y J. Sánchez Garcia, «Una simplificación a la técnica de filtrado rápido FIR-FFT en filtros de interpolación digital para señales limitadas en banda,» *Revista Facultad de ingeniería Universidad de antioquia*, vol. I, nº 68, pp. 9-19, 2013.
- [36] T. Cormen, Introducción a algoritmos 2da edición, 2002.
- [37] J. A. S. Richard C. Dorf, «Circuitos Eléctricos,» de *Circuitos Eléctricos*, Mexico, Alfa Omega, 2006, p. 74.